

acatech IMPULS

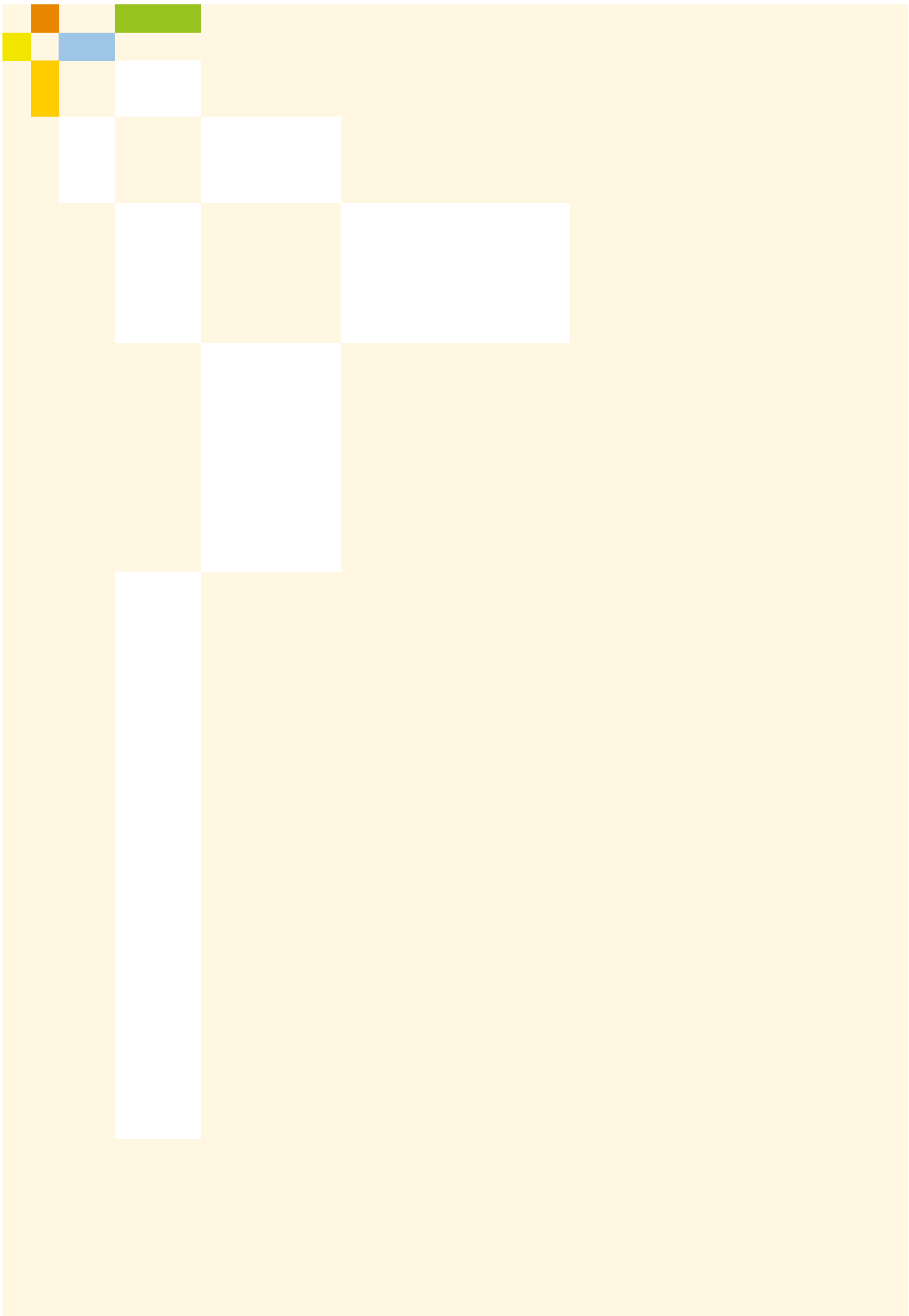
RISC-V

Potenziale eines offenen Standards
für Chipentwicklung

Christoph Kutter (Hrsg.)

 acatech

DEUTSCHE AKADEMIE DER
TECHNIKWISSENSCHAFTEN



acatech IMPULS

RISC-V

Potenziale eines offenen Standards
für Chipentwicklung

Christoph Kutter (Hrsg.)



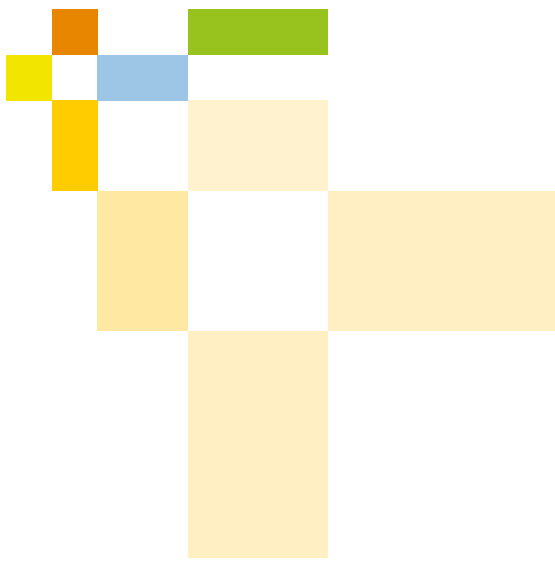
Die Reihe acatech IMPULS

In dieser Reihe erscheinen Debattenbeiträge und Denkanstöße zu techniwissenschaftlichen und technologiepolitischen Zukunftsfragen. Die IMPULSE erörtern Handlungsoptionen und richten sich an Politik, Wissenschaft und Wirtschaft sowie die interessierte Öffentlichkeit. Die inhaltliche Verantwortlichkeit liegt in den Händen der jeweiligen Autorinnen und Autoren.

Alle bisher erschienenen acatech Publikationen stehen unter www.acatech.de/publikationen zur Verfügung.

Inhalt

Zusammenfassung	5
Projekt	6
1 Aktuelle globale Entwicklungen	7
2 RISC-V – Was ist das?	9
2.1 Chancen mit RISC-V für Innovationsfähigkeit und Forschung	12
2.2 Chancen mit RISC-V für technologische Souveränität	12
2.3 Chancen mit RISC-V für Ressourceneffizienz und Leistungsfähigkeit	13
2.4 Herausforderungen beim Einsatz von RISC-V	13
3 RISC-V für Architektur, Systemlösung und Anwendungsfeld	14
3.1 Architektur und Systemlösung	14
3.1.1 Deeply Embedded und Housekeeping	14
3.1.2 Applikationsprozessoren	15
3.1.3 Spezialprozessoren	16
3.1.4 Embedded Control	17
3.1.5 Sicherheit (Security)	18
3.1.6 Zusammenfassung	19
3.2 Anwendungsfelder	20
3.2.1 Bildung und Forschung	20
3.2.2 Telekommunikation	21
3.2.3 Rechenzentren und Datenzentren	22
3.2.4 Automotive und Mobilität	23
3.2.5 Luft- und Raumfahrt sowie Verteidigung	24
3.2.6 Industrieprozessoren und Industrie 4.0	25
3.2.7 Zusammenfassung	26
4 Erkenntnisse und Handlungsempfehlungen	27
Literatur	29



Zusammenfassung

Die Chipkrise Anfang 2020 hat deutlich gezeigt, wie empfindlich abhängig Deutschland und ganz Europa von der Zulieferung mikroelektronischer Bauelemente sind. Obgleich Fachleute die Bedeutung dieser Branche für die Innovationskraft Europas immer wieder betonten, kam es zu einer Mangelsituation, die wichtige Industriezweige bedrohte. Um diese Abhängigkeit zu reduzieren und die Innovationsfähigkeit für wichtige Anwendungsfelder, z. B. Automotive, zu stärken, ist ein Schub für das europäische Halbleiterökosystem essenziell. Als Reaktion auf diesen Bedarf wird der European Chips Act erstellt und die Ansiedlung von Chipfertigungen in Europa forciert.

Neben der Halbleiterfertigung muss auch die Fähigkeit für innovative Chipentwicklung durch entsprechende Fachkräfte als wichtiges Element der technologischen Souveränität Europas gestärkt werden. Die offene Befehlssatzarchitektur RISC-V ist in diesem Kontext eine vielversprechende Komponente, da zahlreiche – teils problematische – Randbedingungen proprietärer Befehlssätze wegfallen. Dies fördert die Innovationsfähigkeit in

der Mikroelektronik, da RISC-V als offener Standard frei eingesetzt und flexibel an die Erfordernisse der jeweiligen Anwendung und Domäne angepasst werden kann, beispielsweise durch individuelle Erweiterungen des Befehlssatzes zur Steigerung der Effizienz. Darüber hinaus kann RISC-V als lizenzfreier Standard mit geringem Aufwand an Universitäten eingesetzt werden und ermöglicht so Studierenden sowie Forschenden, eigenständig innovative Ansätze für Chipdesign zu entwickeln und zu realisieren. Auch der Transfer in die Anwendung durch Ausgründungen und Start-ups wird durch einen lizenzfreien Standard erleichtert. Zusätzlich reduziert die Anwendung von RISC-V die Auswirkungen von geopolitischen Verwerfungen, da Import- und Exportbeschränkungen nicht direkt auf offene Standards anwendbar sind. Dies steigert die technologische Souveränität des Innovationsstandorts.

Aufgrund dieser Chancen wird dem offenen Standard RISC-V erhebliche Aufmerksamkeit aus Wissenschaft und Wirtschaft zuteil. Dieser Trend sollte durch Investitionen in eine robuste und breit verfügbare Entwicklungsinfrastruktur weiter gefördert werden, um Resilienz und technologische Souveränität zu fördern.



Projekt

Projektleitung

Prof. Dr. Christoph Kutter, Universität der Bundeswehr/Fraunhofer EMFT/acatech

Projektgruppe

- Prof. Dr.-Ing. Wolfgang Ecker, Infineon Technologies AG/acatech
- Prof. Dr. Claudia Eckert, Technische Universität München/Fraunhofer AISEC/acatech Präsidium
- Werner Ertle, Intel Deutschland GmbH
- Dr. Tobias Helbig, NXP Semiconductors Germany GmbH
- Dr. Christian Herber, NXP Semiconductors Germany GmbH
- Dr.-Ing. Reinhard Ploss, acatech
- Prof. Dr.-Ing. Ulf Schlichtmann, Technische Universität München/acatech

- Prof. Dr.-Ing. Georg Sigl, Technische Universität München/Fraunhofer AISEC
- Alexander Stanitzki, Fraunhofer IMS
- Prof. Dr.-Ing. Stefan Wallentowitz, Hochschule München/RISC-V International

Weitere Expertinnen und Experten

- Herbert Taucher, Siemens AG

Projektkoordination und Redaktion

- Dr.-Ing. Patrick Bollgrün, acatech Geschäftsstelle
- Dr. Paul Grünke, acatech Geschäftsstelle

Projektlaufzeit

01/2023 –11/2023

1 Aktuelle globale Entwicklungen

Mikroprozessoren sind die Grundlage unseres digitalisierten Alltags. Während diese technisch vergleichsweise komplexen Produkte früher vor allem in hochpreisigen und aufwendigen Geräten zum Einsatz kamen, werden sie heute auch zur Steuerung einfacher Anwendungen etwa in Leuchtmitteln, Thermostaten oder einfachen Tastschaltern eingesetzt.

Die Mikroprozessortechnik und der damit verbundene Halbleitermarkt hat sich in den letzten Jahrzehnten von einem vornehmlich heterogenen in einen Markt mit zwei großen Standards entwickelt; im Falle einfacher Prozessoren wird der Markt sogar von nur einem einzigen Standard dominiert.

Der Befehlssatz eines Prozessors bestimmt die Schnittstelle zwischen Hardware und Software, definiert also die Maschinenbefehle, die ausgeführt werden. Während vor dreißig Jahren zahlreiche Mikroprozessorarchitekturen und Befehlssätze für verschiedenste Anwendungen verfügbar und miteinander im Wettbewerb waren (PowerPC, SPARC, Renesas, MIPS, Tensilica etc.), hat sich das Feld für komplexe Architekturen weitgehend auf zwei proprietäre Lösungen konsolidiert: die x86-Architektur von Intel sowie die Arm©-Architektur¹ der Arm Holdings plc. Die x86-Architektur ist für leistungsfähige Desktop-PCs und Server ausgelegt, die kompakte Arm©-Architektur aufgrund ihres geringen Energieverbrauchs für den Einsatz in Mobilgeräten prädestiniert.

Mit dem rasanten Wachstum des Mobiltelefonmarkts² gewann auch die Arm©-Architektur zunehmend an Bedeutung, bis sie schließlich eine dominante Stellung im Markt einnahm und sich auf weitere Anwendungsfelder – von kleinen Controllern bis hin zu Hochleistungsprozessoren im Desktop-³ und Serverbereich⁴ – ausdehnen konnte.

Da die Architektur weit verbreitet ist und ein starkes Ökosystem, bestehend aus Know-how und verfügbaren Fachkräften, Entwicklungswerkzeugen (zum Beispiel Softwaretools) sowie fertigen passenden Komponenten, vorweisen kann, verwenden immer mehr Unternehmen diesen Standard und lizenzieren ihn für weitere Produkte, anstatt aufwendig und kostenintensiv eigene Architekturen zu entwickeln und zu pflegen. Die dadurch entstehende Abhängigkeit wird in Kauf genommen, obgleich geopolitische Veränderungen und deren Konsequenzen für den Markt sowie mögliche Eigentümerwechsel kritische Auswirkungen auf das eigene Unternehmen haben könnten.

Diese weitgehende Abhängigkeit von nur einem Zulieferer wurde akzeptiert, weil der Halbleitermarkt bis in die späten 2010er Jahre als global angesehen und das Risiko von Abhängigkeiten nicht hoch priorisiert wurde.

Das hat sich in den vergangenen Jahren aufgrund geopolitischer Konflikte sowie globaler Krisen wie der Covid-19-Pandemie, die sich auf globale Handelsbeziehungen auswirken, verändert. Heute kann nicht mehr davon ausgegangen werden, dass jede Mikroelektronikkomponente oder -technologie auf dem freien Weltmarkt frei verfügbar ist. Die Fähigkeit, Mikroprozessoren und -controller zu entwickeln, sowie die Verfügbarkeit geeigneter Fertigungskapazitäten werden heute als elementare Bestandteile der technologischen Souveränität verstanden.⁵ Der Zugang zu mikroelektronischen Bauteilen und Kapazitäten wird im Rahmen von Handelsbeschränkungen als politisches Druckmittel eingesetzt.^{6,7}

Ein weiterer zu beachtender Aspekt ist die Verlangsamung des Moore'schen Gesetzes (siehe Infokasten). Aus diesem Grund sind zunehmend neue Technologieansätze und Architekturen nötig, um eine Leistungssteigerung zu erreichen, etwa durch spezielle Beschleuniger für Künstliche-Intelligenz-Anwendungen. Proprietäre Lösungen erlauben die dafür gewünschten Anpassungen des Befehlssatzes nur mit einer speziellen Architekturlizenz.

- 1 | Für einfachere Lesbarkeit wird in diesem Papier analog zu <https://www.arm.com/architecture> nicht zwischen Befehlssatzarchitektur und Mikroarchitektur unterschieden.
- 2 | <https://de.statista.com/statistik/daten/studie/256337/umfrage/prognose-zum-weltweiten-absatz-von-tablets-pcs-und-smartphones/>
- 3 | <https://support.apple.com/de-de/HT211814>
- 4 | <https://aws.amazon.com/de/ec2/graviton>
- 5 | Vgl. acatech 2021.
- 6 | https://www.tagesschau.de/multimedia/sendung/tagesschau_20_uhr/video-541521.html
- 7 | <https://www.tagesschau.de/ausland/amerika/usa-china-huawei-101.html>



Das Moore'sche Gesetz

Das Moore'sche Gesetz ist eine Faustregel auf Basis empirischer Beobachtung, das besagt, dass sich die Anzahl der Transistoren pro Fläche alle 18 bis 24 Monate verdoppelt. Die Entwicklung gerät nun aber an physikalische Grenzen. Während bisher eine Leistungssteigerung vor allem durch Miniaturisierung möglich war, sind heute neue Materialien, neue Bauelementarchitekturen und die 3D-Integration notwendig.

Der neue Befehlssatz RISC-V⁸ kann als offener Standard viele dieser Herausforderungen auf neue Art und Weise adressieren und stellt somit eine mögliche Alternative zu den proprietären Befehlssätzen dar. Als offener und lizenzfreier Standard kann er von Entwicklerinnen und Entwicklern beliebig erweitert werden, was individuelle Modifikationen für innovative Prozessoren ermöglicht. Zusätzlich ist ein Produkt auf Basis von RISC-V weniger stark an (handels-)rechtliche Rahmenbedingungen gebunden, als dies beim Einsatz proprietärer Befehlssätze der Fall wäre.

Gegenüber diesen Vorteilen benötigt RISC-V aktuell teils erheblich höhere Aufwände bei Entwicklung und Support, da notwendige Werkzeuge oft noch nicht verfügbar sind. Daher ist zu erwarten, dass in der Mikroelektronik, ähnlich wie in der Softwarebranche mit Linux und Windows, lizenzfreie und proprietäre Lösungen nebeneinander existieren werden und je nach Anwendungsfall besser geeignet sein können. RISC-V wird derzeit intensiv untersucht und diskutiert, beispielsweise in der vom Bundesministerium für Bildung und Forschung (BMBF) geförderten und im Jahr 2023 veröffentlichten ASPECT-Studie.⁹ International erfährt RISC-V gerade viel Aufwind, wie sich etwa an stark steigenden Mitgliederzahlen der Non-Profit-Organisation RISC-V International zeigt, die den Standard pflegt und weiterentwickelt. Auf RISC-V basierende Prozessoren werden bereits in zahlreichen Produkten¹⁰ und anspruchsvollen Anwendungen wie Rechenzentren oder Machine Learning¹¹ eingesetzt. Auch große Unternehmen kommunizieren mittlerweile öffentlich ihre Aktivitäten mit RISC-V.¹²

Eine weitere Verbreitung von RISC-V könnte insbesondere den Innovations- und Wirtschaftsstandort Deutschland stärken.

Während die Positionen in den proprietären Befehlssätzen seit Jahrzehnten gefestigt sind, ist es im dynamischen RISC-V-Umfeld für neue Akteure gut möglich, eine starke Position in diesem innovativen Ökosystem aufzubauen.

Der vorliegende IMPULS zielt darauf ab, RISC-V zu beschreiben, politischen und wirtschaftlichen Entscheidungsverantwortlichen die Chancen und Risiken des offenen Standards aufzuzeigen sowie beispielhaft einige Anwendungsfelder übersichtlich darzustellen. Abschließend werden Handlungsempfehlungen für Wissenschaft, Wirtschaft und Politik formuliert.

Besondere Situation: RISC-V und China

China investiert verstärkt in die Entwicklung und Nutzung von RISC-V, um die Abhängigkeit von ausländischen Technologieanbietern zu verringern und die nationale Souveränität im Halbleiterbereich zu stärken. Chinesische Unternehmen und Forschungseinrichtungen arbeiten intensiv an der Entwicklung von RISC-V-basierten Prozessoren, was dazu führt, dass China zu einem wichtigen Akteur in der RISC-V-Community wird. RISC-V wird in China vor allem auch durch die Regierung und regierungsnahe Organisationen vorangetrieben, um die technologische Souveränität angesichts von US-Sanktionen sicherzustellen. So wurde 2018 die „China RISC-V Alliance“ mit dem Ziel gegründet, bis 2030 ein umfassendes Open-Source-Ökosystem für Chipdesign zu entwickeln. Die Chinese Academy of Science etablierte 2019 eine nationale Initiative, um RISC-V in China voranzutreiben. Dies hat jedoch auch geopolitische Spannungen ausgelöst, da die USA und andere Länder Bedenken hinsichtlich möglicher Technologieübertragungen und Sicherheitsrisiken äußern. So soll zum Beispiel in Zusammenarbeit mit Alibaba, Tencent und ZTE auf Basis von RISC-V ein wettbewerbsfähiger Prozessor entwickelt werden. Zuletzt wurde auf dem RISC-V Summit China zum Beispiel auch eine Organisation für das Patent-Pooling bekannt gegeben.¹³

8 | RISC steht für Reduced Instruction Set Computer (siehe Infokasten), V bezieht sich auf die fünfte Generation an RISC-Architekturen, die seit 1981 an der University of California, Berkeley, entwickelt werden.

9 | <https://elektronikforschung.de/service/publikationen/risc-v-oekosystem-status-und-potenzial>

10 | <https://riscv.org/announcements/2022/12/risc-v-sees-significant-growth-and-technical-progress-in-2022-with-billions-of-risc-v-cores-in-market/>

11 | Vgl. Kalapothas et al. 2023.

12 | <https://www.bosch-presse.de/pressportal/de/en/leading-semiconductor-industry-players-join-forces-to-accelerate-risc-v-257024.html>

13 | https://www.theregister.com/2023/08/31/china_risc_v_patent_alliance/

2 RISC-V – Was ist das?

Bei RISC-V handelt es sich um einen offenen Standard für eine Befehlssatzarchitektur. Diese ist ein essenzieller Teil eines Rechnersystems und bildet die Schnittstelle zwischen Software und Hardware, indem sie festlegt, welche Maschinenbefehle ein Prozessor beherrscht und wie diese in der Hardware abzubilden sind. Um die Rolle des Befehlssatzes nachvollziehen zu können, folgt nun eine Beschreibung der einzelnen Ebenen der abstrakten Computerarchitektur (siehe Abbildung 1).

Algorithmus und Anwendung

An der obersten Ebene eines Rechnersystems stehen die Anwendung und der dazugehörige Algorithmus. Der Algorithmus legt das Verhalten des Systems fest, zum Beispiel die Reaktion auf eine Eingabe oder einen veränderten Sensorwert.

Programmcode

Der Programmcode stellt die Umsetzung des Algorithmus in einer sogenannten Hochsprache wie C dar. Er ist aber nicht direkt für den Prozessor lesbar, sondern muss mittels eines sogenannten Compilers in eine für den Prozessor ausführbare Form gebracht werden.

Assembler/Binärcode

Diese Ebene beschreibt die für den Prozessor lesbare Form des Programmcodes, der den Algorithmus beschreibt. Diese Form kann zwar von Menschen noch eingesehen und bearbeitet werden, ist allerdings sehr detailliert und für den Menschen aufwendig zu interpretieren. Die Ebene ist Teil der Befehlssatzarchitektur: In dieser wird definiert, welche Assembler/Maschinen-Befehle der Prozessor des Rechnersystems softwareseitig beherrscht und wie diese Befehle als binäre Abfolge von Nullen und Einsen codiert werden.

Hardwarearchitektur

Hardwareseitig wird durch die Codiervorgaben der Befehlssatzarchitektur festgelegt, wie sich der Maschinenzustand durch jeden Befehl ändert. Die Umsetzung als Kombination von Speicherelementen und Logikbausteinen in der sogenannten Mikroarchitektur kann dabei für ein und denselben Befehlssatz stark

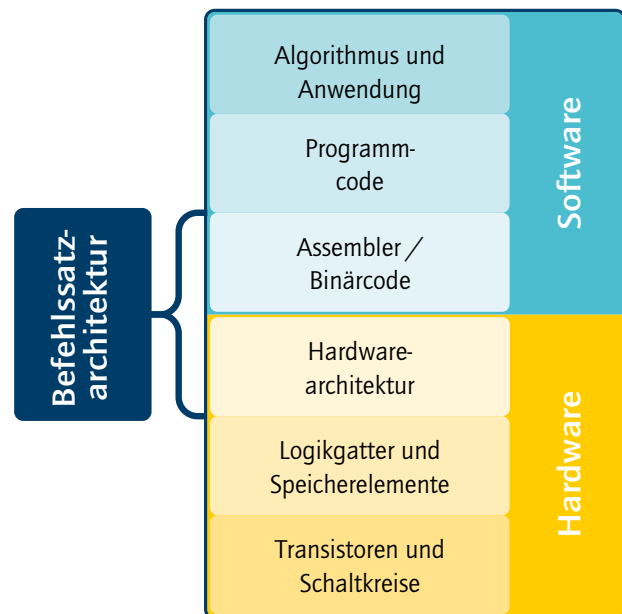


Abbildung 1: Ebenen eines Rechnersystems (Quelle: eigene Darstellung)

variieren, abhängig von den vorgegebenen Randbedingungen wie Zielfrequenz, Softwareleistungsfähigkeit oder Energieverbrauch. Diese Mikroarchitektur ist das zentrale technische und wirtschaftliche Differenzierungsmerkmal verschiedener Hersteller von Prozessoren desselben Befehlssatzes.

Logikgatter und Speicherelemente

Sie bilden die Grundlage des Aufbaus einer Mikroarchitektur und setzen diese in Form arithmetischer Operationen wie Addition und Subtraktion oder als Kontrollanweisungen um.

Transistoren und Schaltkreise

Sie stellen die Basis eines elektronischen Rechnersystems dar und werden verwendet, um daraus die Logikgatter, Rechenwerke und Speicherelemente aufzubauen.



RISC und CISC: Zwei unterschiedliche Designklassen für Mikroprozessoren

RISC: Reduced Instruction Set Computer

bezeichnet eine Architektur mit schlankem, sehr effizient umsetzbarem Befehlssatz. Sie wurde Mitte der 80er Jahre eingeführt und gilt seitdem als bedeutender Durchbruch für das Erreichen signifikanter Leistungssteigerungen.

CISC: Complex Instruction Set Computer

bezeichnet eine Architektur mit umfangreichem Befehlssatz, der komplexe Anweisungen in einem einzigen Rechenschritt ausführen kann. Rechnersysteme waren bis in die 90er Jahre nach diesem Konzept umgesetzt, weil es unter damaligen Randbedingungen hohe Effizienz bot. Es wurde de facto durch RISC in leistungsfähigen Systemen abgelöst.

Obwohl der Befehlssatz als Schnittstelle zwischen Hardware und Software für die Endanwender unsichtbar bleibt, ist er von zentraler Bedeutung, weil die Software auf ihn zugeschnitten entwickelt wird. Deshalb muss bei einem Wechsel des Befehlssatzes häufig auch die Software angepasst werden, was aufwendig und kostenintensiv ist.

Aktuell dominieren zwei Befehlssätze das gesamte Feld der Computerindustrie: x86 von Intel und AMD als vergleichsweise umfangreicher Befehlssatz (Complex Instruction Set Computer, CISC) für High-Performance Computing (HPC) und Datenzentren, Desktop-PCs, Notebooks und Server sowie die Arm©-Architektur des Unternehmens Arm Holdings plc als kompakter Befehlssatz (Reduced Instruction Set Computer, RISC) für mobile Endgeräte und kleinere Mikroprozessoren in zahlreichen computer-gesteuerten Produkten sowie zunehmend auch in Notebooks, Desktop-PCs und Datenzentren. Bei beiden Befehlssätzen handelt es sich nicht um offene Standards; vielmehr bedürfen sie lizenzrechtlicher Vereinbarungen zwischen den jeweiligen Unternehmen. Die Herausforderungen der Halbleiterindustrie in Bezug auf Lieferketten, die Adaptierbarkeit auf innovative Chipplattformen sowie die geopolitische Lage zeigen Probleme der proprietären Lizenzmodelle auf.

Eine Alternative zu proprietären, lizenzpflichtigen Befehlssätzen sind offene Standards, wie sie bei vielen anderen Software- und Hardwarekomponenten eines modernen Rechnersystems vorliegen. RISC-V ist ein solcher offener Befehlssatz, der seit 2010 an der Universität Berkeley entwickelt und 2014 als offener Standard veröffentlicht wurde. Zur Pflege des Standards wurde die Non-Profit-Organisation RISC-V International (zuvor RISC-V Foundation) gegründet, die zur Sicherstellung der Neutralität ihren Sitz in die Schweiz verlegt hat.¹⁴ Seitdem hat der Standard rege Teilnahme und Adaption erfahren und steht nach vielen Jahren der Definition vor einer Verbreitung in verschiedenen Domänen wie Rechen- und Datenzentren, im Automotive-Bereich oder in Industrieprozessoren.

Der Kern des Befehlssatzes ist minimalistisch. Erweiterungen erlauben es, verschiedenartige Prozessordesigns umzusetzen und so auf die jeweiligen Bedürfnisse der einzelnen Anwendungsfälle hin zu optimieren. Diese Erweiterungen werden dabei in einer gemeinsamen Community-Anstrengung erarbeitet und durch RISC-V International standardisiert. Dabei fallen neben den Kosten der Mitgliedschaft, die für die Verwendung des RISC-V-Trademarks notwendig sind, keine weiteren Lizenzkosten an. Gleichzeitig sind individuelle Modifikationen und Erweiterungen am RISC-V-Befehlssatz möglich, die nicht notwendigerweise mit der Community abgestimmt, kommuniziert oder geteilt werden müssen.

Die Kombination aus Offenheit, Modularität und Erweiterbarkeit macht RISC-V gerade für europäische Akteure sehr interessant, die in hochspezialisierten Domänen aktiv sind. Die daraus entstehenden neuen Möglichkeiten erlauben technische Diversifikation, stärken dadurch die technologische Souveränität und fördern das Entstehen innovativer oder disruptiver sowie leistungsfähiger und ressourcenoptimierter Plattformen für verschiedene Systeme. Diese Kombination der Potenziale von RISC-V, die sich aus der Förderung eines Wettbewerbs rund um einen offenen Standard formieren, sind in Abbildung 2 dargestellt.

Nachfolgend werden wir die Chancen, die RISC-V sowohl für die akademische als auch für die industrielle Forschung bietet (siehe Kapitel 2.1), die geopolitischen Vorteile, die sich aus den Möglichkeiten der Stärkung der technologischen Souveränität (siehe Kapitel 2.2) ergeben, sowie die technischen Gestaltungsspielräume mit RISC-V (siehe Kapitel 2.3) vorstellen. Zusätzlich werden wir auf die Herausforderungen beim Einsatz von RISC-V (siehe Kapitel 2.4) eingehen.

14 | <https://www.eetimes.eu/risc-v-to-move-hq-to-switzerland-amid-trade-war-concerns/>

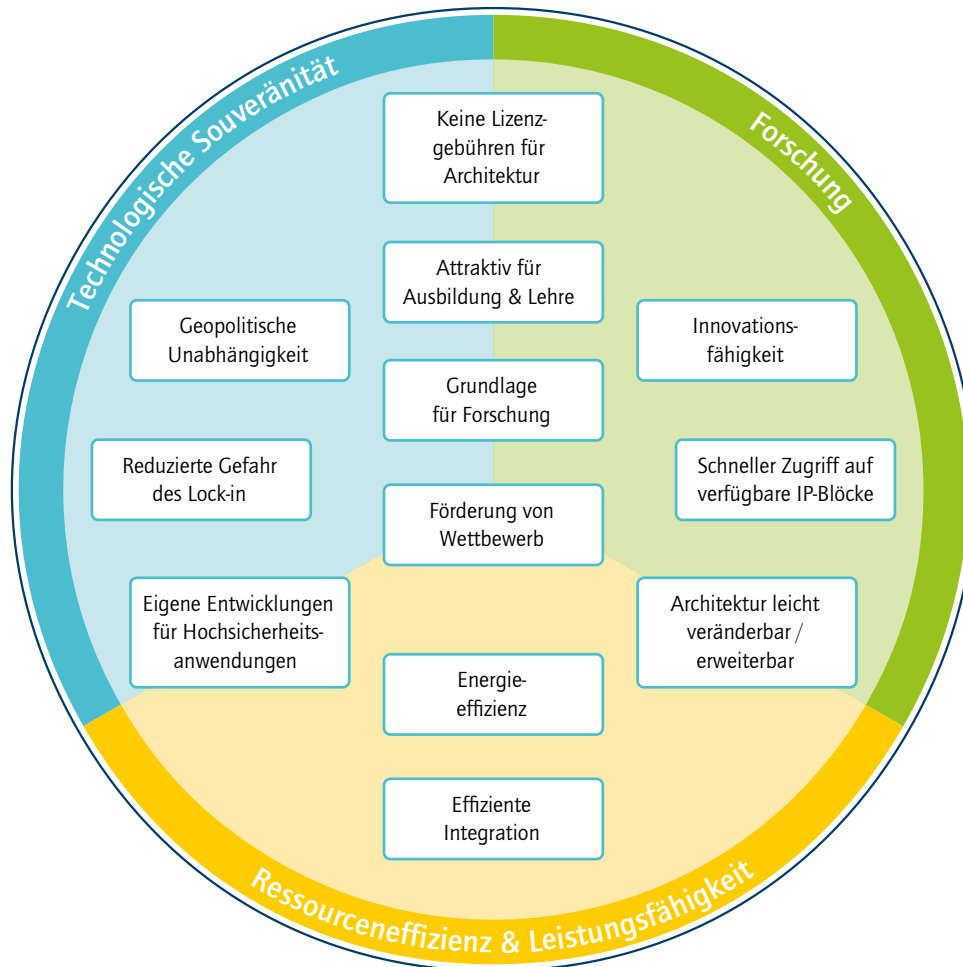


Abbildung 2: Clustering der erwarteten Chancen mit RISC-V in drei Kategorien (Quelle: eigene Darstellung)

RISC-V und Open Source

Die offene Befehlssatzarchitektur RISC-V wird in der Öffentlichkeit häufig mit dem Attribut Open-Source-Hardware beschrieben. Dies ist allerdings irreführend – RISC-V ist noch keine Implementierung eines Mikroprozessors, sondern lediglich ein offener Standard.

Dieser Begriff beschreibt Spezifikationen oder Protokolle, die öffentlich zugänglich und frei von Einschränkungen sind. Diese Standards bilden eine frei verfügbare Entwicklungsgrundlage und sollen Interoperabilität zwischen verschiedenen Systemen und Produkten sicherstellen. Ein gutes Beispiel hierfür ist das Internetprotokoll TCP/IP, das als offener Standard entwickelt wurde und die Basis für die Funktionsfähigkeit des Internets darstellt.

Dagegen steht Open Source für Software, die frei verfügbar ist und von einer Gemeinschaft aus Entwicklerinnen und Entwicklern erstellt, modifiziert und weiterentwickelt werden kann. Diese Software unterliegt bestimmten Lizenzbedingungen, die den Quellcode offenlegen und die freie Verwendung, Anpassung und Weiterverteilung ermöglichen. Ein bekanntes Beispiel für Open-Source-Software ist das Betriebssystem Linux.

Während frei verfügbare Open-Source-Prozessordesigns ein wichtiges Element des RISC-V-Ökosystems bilden, besteht keinesfalls die Verpflichtung, Entwicklungen auf Grundlage von RISC-V zu veröffentlichen. Vielmehr existieren bereits heute viele kommerzielle Produkte auf der Basis von RISC-V, die als IP eines Unternehmens geschützt sind und in unternehmerischer Absicht entwickelt wurden.



2.1 Chancen mit RISC-V für Innovationsfähigkeit und Forschung

Der Einsatz von RISC-V als eine offene, kollaborative **Grundlage für Forschung** bietet das Potenzial, die **Innovationsfähigkeit** im Bereich der Chiparchitektur zu fördern. Die Forschung an Prozessoren und integrierten System-on-Chip(SoC)¹⁵-Entwürfen war in den vergangenen zwei Jahrzehnten aufgrund hoher Lizenzkosten und lizenzbedingter Hürden erschwert. Auch konnten Forschungsergebnisse aufgrund von urheberrechtlichen Problemen nicht immer in Fachzeitschriften veröffentlicht werden. Durch RISC-V entsteht ein neues Forschungsumfeld, das sowohl in der Industrie als auch in der akademischen Welt Impulse setzt. Durch die aktive Open-Source-Community ist ein **schneller Zugriff auf verfügbare Prozessor-IP¹⁶-Blöcke** möglich, die einen wertvollen Startpunkt für Aktivitäten mit RISC-V und mit innovativen Rechnersystemen darstellen.

Technisch betrachtet ist RISC-V mit weniger Einschränkungen verbunden als lizenzbasierte Architekturen. Die **Architektur ist leicht veränderbar und erweiterbar** sowie skalierbar. Erweiterungsoptionen sind Teil des Standards. Dies ermöglicht es Forschenden, neue Funktionen und Erweiterungen zu entwickeln und diese flexibel in ihre Chipdesigns zu integrieren, ohne dies mit einem proprietären Standard abstimmen zu müssen.

Darüber hinaus ist RISC-V auch **attraktiv für die Ausbildung und Lehre**. Die Verwendung des offenen Standards bietet den Studierenden die Möglichkeit, sich unabhängig von proprietären Lizenzen mit einer offenen, skalierbaren Architektur vertraut zu machen; zudem fallen **keine Lizenzgebühren für die Architektur** an. Dies ermöglicht eine anwendungsnahe Ausbildung in der Mikroelektronik und schafft eine solide Grundlage für zukünftige Forschungsaktivitäten. Durch die Integration von RISC-V in die Aktivitäten von Bildungseinrichtungen wird die Kompetenz zur Bewältigung des Fachkräftemangels in der Elektronikbranche nachhaltig gestärkt. Wird RISC-V in Unternehmen ebenfalls eingesetzt, sind die Absolventinnen und Absolventen mit der Technologie bereits vertraut, was die Verbindung zwischen Wissenschaft und Wirtschaft verbessert.

2.2 Chancen mit RISC-V für technologische Souveränität

Die Verwendung von RISC-V bedeutet für Länder im Allgemeinen und für Unternehmen im Besonderen eine **reduzierte Gefahr eines Lock-in**, da sie nicht von proprietären Technologien oder lizenzpflichtigen Architekturen abhängig sind. Dies ermöglicht eine größere Flexibilität und Freiheit bei der Entwicklung von Prozessoren und integrierten Systemen sowie deren Anpassung an die individuellen Anforderungen und Randbedingungen des spezifischen Einsatzgebiets. Bei internationalen Konflikten mitsamt Technologie- und Handelsembargos schützt die Verwendung eines offenen Standards die eigene **geopolitische Unabhängigkeit**.

Weiterhin können Unternehmen in einem wachsenden RISC-V-Ökosystem auf bestehende Implementierungen zugreifen und diese auf die eigenen Anforderungen anpassen. Kosten oder auch Lizenzgebühren fallen dann für die Implementierung oder Anpassungen an, nicht aber für die Befehlssatzarchitektur. Bei proprietären Befehlssätzen sind zwei Arten von Lizenzen üblich: einerseits eine reguläre Lizenz, welche die Verwendung des Befehlssatzes in eigenen Produkten erlaubt, andererseits eine Architekturlizenz, die für eigene Änderungen und Erweiterungen des Befehlssatzes notwendig ist. Die Verwendung eines offenen Befehlssatzes ermöglicht eine unabhängige Technologieentwicklung insbesondere für kleine und mittlere Unternehmen (KMU). Das wiederum kann eine **Förderung von Wettbewerb** bedeuten.

Auch die einfachere Anwendung im akademischen Umfeld sowie in Lehre und Ausbildung stärkt die technologische Souveränität, da sie die **Innovationsfähigkeit** steigert (beispielsweise wird die Kompetenz beim Entwerfen/Entwickeln von Hardware gefördert).

Darüber hinaus kann RISC-V als Grundlage für **eigene Entwicklungen für Hochsicherheitsanwendungen**, beispielsweise für Kommunikationstechnologien oder im militärischen Kontext, genutzt werden. Gerade in Bereichen wie Hochsicherheitsanwendungen oder domänenspezifischen Plattformen erlaubt ein offener Standard eine stärkere Adaption an den Anwendungsfall und bietet größere Möglichkeiten, eigene Sicherheitsimplementierungen zu realisieren. Die reduzierte Gefahr eines Lock-in sowie die erhoffte verbesserte und breitere Verfügbarkeit von IP-Blöcken sind weitere Argumente für den Einsatz von RISC-V in diesem Kontext.

15 | Ein System-on-Chip integriert eine Vielzahl von Funktionen eines programmierbaren elektronischen Systems auf einem einzelnen Chip und ist damit typischerweise kleiner und effizienter als ein traditionelles System mit diskreten Elementen.

16 | IP steht für Intellectual Property und bezeichnet in diesem Kontext getestete Prozessordesigns.

2.3 Chancen mit RISC-V für Ressourceneffizienz und Leistungsfähigkeit

Je nach Anwendungsfall können durch RISC-V auch Ressourceneffizienz und Leistungsfähigkeit von Prozessoren verbessert werden. Durch die Verlangsamung des Moore'schen Gesetzes (siehe Infokasten in Kapitel 1) ergibt sich ein großes Potenzial für individuell angepasste Prozessoren, das aber bei proprietären Befehlssätzen durch die restriktive Lizenz erschwert ausgeschöpft werden kann. Beispielsweise kann für einen spezifischen Anwendungsfall der Befehlssatz spezialisiert und so die **Energieeffizienz** des Prozessors optimiert werden. Auf der Hardwareseite kann RISC-V eine engere und **effizientere Integration** der mikroelektronischen Strukturen erlauben, wodurch kleinere Chips und damit mehr Chips pro prozessiertem Wafer möglich sind.

2.4 Herausforderungen beim Einsatz von RISC-V

Der Einsatz von RISC-V-Prozessoren ist nur sinnvoll, wenn die zu erwartenden Vorteile überwiegen – diesen gegenüber stehen Kosten, Aufwände und Risiken, die sich durch den Wechsel auf RISC-V ergeben, wie zum Beispiel die notwendige Hardwareimplementierung inklusive Verifikation sowie die Entwicklung oder der Kauf einer geeigneten Softwareumgebung.

Die Herausforderungen rund um RISC-V liegen in einer häufigen Fehleinschätzung des Potenzials eines offenen Lizenzmodells, da die Kosten einer eigenen Entwicklung oder die Integration von Zulieferer-IP oder sogar Open Source falsch eingeschätzt werden könnten. Ebenfalls bietet ein neuer offener Standard keinen direkten Patentschutz in dem Umfang, wie ihn Halbleiterproduzenten gewohnt sind. Diese Herausforderungen werden in der vorliegenden Publikation in Kapitel 4 nochmals beschrieben.

Der Entwicklungsaufwand für Prozessoren, die auf RISC-V basieren, ist je nach Anwendungsfall und Komplexität sehr unterschiedlich. Gerade kleinere Prozessoren können mit überschaubarem Aufwand entwickelt werden. Frei verfügbare IP-Blöcke und Referenzmodelle, deren Funktionalität bereits demonstriert wurde, können als Startpunkt der Entwicklung genutzt werden. Trotz allem ist eine rigorose und systematische Verifikation

notwendig. Um dies zu vereinfachen, gibt es vielversprechende Open-Source- und kommerzielle Tools – ermöglicht durch den offenen Befehlssatz.

Das Anforderungsprofil für das Softwareökosystem hängt von mehreren Faktoren ab, unter anderem von der benötigten Bedienbarkeit der Software, dem erforderlichen Automatisierungsgrad sowie der Robustheit, aber auch von der Anzahl der benötigten Funktionalitäten und der Anzahl der zukünftigen Software- und Systementwicklerinnen und -entwickler. Wenn nur Wenige den RISC-V-Prozessor programmieren und in ein System integrieren, kann dieses Team mit existierenden Compilern und Bibliotheken effektiv arbeiten sowie Probleme schnell und effizient lösen. Dahingegen benötigen große Entwicklungsabteilungen bei einem Systemanwender oder gar Millionen Nutzer aus der Maker-Szene ein viel höheres Maß an Qualität, Dokumentation, Bedienbarkeit, aufbereiteten Informationen (zum Beispiel in Form von Whitepapers oder (Video-)Tutorials), Bibliotheken etc., was einen sehr hohen Aufwand für das bereitzustellende Ökosystem bedeutet.

Auf der Compilerseite stehen für allgemeine Compiler sehr gute Open-Source-Lösungen zur Verfügung,¹⁷ die mit geringem Aufwand anwendbar sind. So können etwa Erweiterungen mit speziellen Assemblerbefehlen (Intrinsics) mit überschaubarem Aufwand entwickelt werden. Hinsichtlich spezieller Anwendungen (zum Beispiel HPC), bei denen eine hochperformante Compiler-effizienz einen signifikanten Vorteil bringt, besteht noch großer Entwicklungsbedarf; bei der Entwicklung von Bibliotheken ist es ähnlich. Bei allgemeinen, weitgehend prozessorunabhängigen Bibliotheken, die in der Regel in Hochsprachen implementiert sind, ist der Aufwand gering, da oft auf existierenden Code oder allgemeine Bibliotheken zurückgegriffen werden kann. Sind besondere Eigenschaften der RISC-V-Prozessoren auszunutzen, ist der Aufwand entsprechend höher.

Aus rechtlicher Sicht führt die Tatsache, dass sich das Ökosystem noch in der Entwicklung befindet und sich Anbieter erst langsam etablieren, zu erhöhter Unsicherheit bei Anwendern von RISC-V-Lösungen. Wie bei jeder Hardware-IP müssen naturgemäß Beziehungen zu Zulieferern und Serviceanbietern aufgebaut werden, insbesondere im Hinblick auf Garantien für eine langfristige Unterstützung und Haftungsfragen. Hier müssen sich die entsprechenden Strukturen, unterstützt durch europäische und nationale Förderung, in den nächsten Jahren noch entwickeln.

17 | Vgl. zum Beispiel <https://gcc.gnu.org/> und <https://clang.llvm.org/>



3 RISC-V für Architektur, Systemlösung und Anwendungsfeld

In diesem Kapitel wird beschrieben, wo RISC-V konkret eingesetzt werden kann. Zunächst wird aus technologischer Perspektive ein Einsatz von RISC-V für verschiedene Klassen von Prozessoren und Mikrocontrollern betrachtet (siehe Kapitel 3.1). Anschließend werden aus anwendungsbezogener Sicht verschiedene Branchen beleuchtet, die von RISC-V profitieren können (siehe Kapitel 3.2).

3.1 Architektur und Systemlösung

3.1.1 Deeply Embedded und Housekeeping

Aktuelle Situation und Problemstellung

Deeply-Embedded-Prozessoren sind unterschiedlich komplexe Mikrocontroller, die üblicherweise tief integriert und dem Anwender nicht direkt sichtbar sind. Sie übernehmen oft bestimmte hochspezialisierte Aufgaben in Geräten oder Systemen. Bei Housekeeping-Prozessoren handelt es sich in der Regel um kleine Prozessoren, die die Hardwareeinheiten auf dem Chip steuern und wenig rechenintensive Arbeiten wie Testunterstützung, grobe Datenanalyse im Stromsparmodus, Planung der Aktionen und Ähnliches übernehmen. Housekeeping-Prozessoren werden meist – aber nicht notwendigerweise – vom Chiphersteller selbst programmiert.

Chancen mit RISC-V

Der Aufwand und das nötige Ökosystem für Entwicklung und Support für Deeply-Embedded- wie auch Housekeeping-Prozessoren in RISC-V sind vergleichsweise klein. Für besondere Anwendungsbereiche wie Safety oder Security (siehe dazu Kapitel 3.1.5) ist aber zu beachten, dass nicht nur die Hardware, sondern auch die Software zusätzlichen Anforderungen unterliegt, was zu nicht unerheblichen Aufwänden bei den Ökosystemen führen kann. Unternehmen können sich mit einem Wechsel auf RISC-V-basierte Lösungen von den Randbedingungen proprietärer Lizenzen unabhängig machen (siehe Kapitel 2.2).

Konkrete Umsetzung

Da diese Lösungen nur für die Entwicklerinnen und Entwickler selbst sichtbar sind, ist der Verbreitungsgrad von RISC-V in diesem Bereich nicht offensichtlich. Es kann jedoch davon ausgegangen werden, dass viele Unternehmen hier bereits RISC-V-basierte Lösungen anwenden.

3.1.2 Applikationsprozessoren

Aktuelle Situation und Problemstellung

Applikationsprozessoren kommen als leistungsstarke Hauptprozessoren (Central Processing Units (CPUs)) in verschiedensten Anwendungsbereichen zum Einsatz. Unter Umständen werden sie von mehreren Nutzerinnen und Nutzern programmiert und weisen typischerweise standardisierte Programmierschnittstellen (zum Beispiel auf der Basis von Linux) auf. Sie kommen in Geräten wie Laptops und Smartphones zum Einsatz, aber auch in Industrie- und Automotive-Anwendungen. Diese Märkte werden aktuell von Lösungen dominiert, die proprietäre Befehlssätze verwenden. Dahingegen gewinnt RISC-V im chinesischen Markt – insbesondere aus Gründen der technologischen Souveränität – eine große Bedeutung bei Applikationsprozessoren.

Chancen mit RISC-V

Applikationsprozessoren haben typischerweise keine besondere Spezialisierung, da sie generische Anwendungen ausführen sollen; es besteht somit kein Vorteil aufgrund der Erweiterbarkeit von RISC-V.

Die Implementierung der RISC-V-Architektur für Applikationsprozessoren kann jedoch weniger komplex und potenziell energie- und flächeneffizienter sein, da (noch) keine Abwärtskompatibilität zu älteren RISC-Versionen gewährleistet werden muss. Insbesondere heterogene Multicore-Architekturen¹⁸ lassen sich einfacher umsetzen. Zudem werden für Applikationsprozessoren wichtige Erweiterungen wie die RISC-V-Vektorerweiterung als technisch besonders elegant umgesetzt bewertet. Das RISC-V-Konzept zur Trennung verschiedener Zugriffsrechtebenen (Privilege Level) basiert auf den Erfahrungen mit älteren

Architekturen und ist im Vergleich mit diesen, schlanker und effizienter. RISC-V bietet durch den besonders modularen Aufbau Vorteile für die formale Verifikation und damit für zertifizierbare Ausfall- und Informationssicherheit.

Besondere Herausforderungen

Da Applikationsprozessoren sehr große Softwaremengen benötigen, ist ein Umschreiben der Software nicht möglich. Der Schlüssel zu einer effizienten Portierung ist deshalb die RISC-V-Unterstützung von wichtigen Betriebssystemen als Abstraktionsschicht. So hat Google RISC-V zur Tier-1-Plattform für Android erklärt, und die Portierung von Android auf RISC-V macht rasche Fortschritte. Nichtsdestotrotz ist hier zu erwarten, dass es Jahre dauern wird, bis die von proprietären Befehlssätzen gewohnte Qualität erreicht ist. Ferner ist RISC-V eine offiziell unterstützte Plattform der Linux-Distributionen von Debian und Ubuntu.¹⁹ Für die Entwicklung eines solchen Ökosystems sind allerdings gute Hardwareplattformen essenziell – gerade hier sind chinesische Unternehmen in Vorleistung gegangen.

Konkrete Umsetzung

Applikationsprozessoren auf Basis von RISC-V werden vor allem im asiatischen Raum entwickelt. Wichtige Beispiele sind Shanghai Saifang Technology Co., Ltd. (StarFive)²⁰ – das Unternehmen vertreibt seinen Applikationsprozessor auf einem Single Board Computer (SBC) – sowie T-Head, ein chinesischer Halbleiterhersteller (Teil von Alibaba), der seine eigene RISC-V-IP auch lizenziert hat. Die chinesische Firma Allwinner hat eine Umsetzung entwickelt, die ebenfalls als SBC vertrieben wird. Und der taiwanische IP-Entwickler Andes kooperiert mit dem japanischen Automobilzulieferer Renesas bei der Entwicklung von Linux-tauglichen Automotive-Prozessoren.²¹

18 | Dies beschreibt Architekturen, bei denen eine Kombination aus leistungsstarken und energieeffizienten Prozessoren genutzt wird.

19 | <https://riscv.org/news/2023/07/debian-gnu-linux-is-now-officially-supported-on-the-risc-v-architecture/>

20 | <https://www.starfivetech.com/en/site/boards>

21 | <https://www.renesas.com/us/en/about/press-room/renesas-selects-andes-risc-v-32-bit-cpu-cores-its-first-risc-v-implementation-assps>



3.1.3 Spezialprozessoren

Aktuelle Situation und Problemstellung

Spezialprozessoren sind für eine bestimmte Klasse von Anwendungen ausgelegt und werden auf diese Anforderungen optimiert. Im Vergleich zu Applikationsprozessoren sind bei gleicher Fläche im günstigsten Fall Vorteile bei Leistung und Effizienz von einem Faktor 10 bis 100 für besondere Anwendungen erreichbar. Um dies zu ermöglichen, sind in der Regel aber grundlegend neue Prozessorarchitekturen erforderlich beziehungsweise grundlegende Modifikationen an Standardarchitekturen vorzunehmen.

Chancen mit RISC-V

Als offene Befehlssatzarchitektur kann eine RISC-V-basierte Lösung flexibel auf die jeweilige Spezialanwendung angepasst werden. Zu diesem Zweck wurden im RISC-V-Befehlssatz eine Gruppe von Befehlen und Konfigurationsoptionen frei gelassen, um hier anwendungsspezifische Instruktionen zu definieren. Diese Instruktionen ergänzen den Standardbefehlssatz, das heißt, eine auf einem Standardbefehlssatz lauffähige Software wird auch auf einem Spezialprozessor ausführbar sein. Entsprechend können die existierenden kommerziellen sowie Open-Source-Software-Tools und -Bibliotheken für die Entwicklung der Software weiterverwendet werden. Die architekturelle Weiterentwicklung ermöglicht

effiziente Prozessoren, die auch in vergleichsweise großen, günstig zu fertigenden Strukturbreiten im zweistelligen Nanometerbereich aufgrund der technischen Vorteile konkurrenzfähig gegenüber nicht optimierten Standardprozessoren sind, welche mit den neuesten Fertigungstechnologien (unter 5 Nanometer Strukturbreite) gefertigt wurden.

Besondere Herausforderungen

Die vorhandenen Tools, insbesondere die Unterstützung von Spezialbefehlen als direkt im Programmcode einfügbare Assemblerinstruktionen, sind in ausreichendem Maße verfügbar. Eine besondere Herausforderung stellt jedoch das benötigte tiefe Verständnis der Anwendungsdomäne, der maschinennahen Programmierung und der Hardwarearchitekturen dar. Hierfür gibt es aktuell noch nicht genügend entsprechend ausgebildete Fachkräfte.

Konkrete Umsetzung

Etliche RISC-V-Spezialprozessoren wurden in den vergangenen Jahren in Forschungsinstituten, an Universitäten und in der Industrie implementiert und ihre Leistungsfähigkeit aufgezeigt.²² Auf Industrieseite ist von Aktivitäten in diesem Feld auszugehen; diese werden jedoch typischerweise nicht offen kommuniziert, da Spezialprozessoren oft „Unique Selling Points“ für Produkte darstellen.

22 | Vgl. Amor et al. 2021; Bringmann et al. 2021.

3.1.4 Embedded Control

Aktuelle Situation und Problemstellung

Entscheidende Kriterien für Anwendungen in der Sensorik und Steuerung mit eingebetteter Elektronik (Embedded Control) sind oft ein geringer Stückpreis sowie eine hohe Zuverlässigkeit. Bei mobilen Anwendungen kommt der Bedarf nach einer hohen Energieeffizienz hinzu.

Chancen mit RISC-V

Die Möglichkeit, mit RISC-V auch ohne Architekturlizenz applikationsspezifische Lösungen – beispielsweise für innovative Sensorik – entwickeln zu können, kann solche Lösungen auch für kleinere Stückzahlen unterhalb von 100.000 Stück pro Jahr attraktiv machen. Dadurch können Unternehmen differenzierende Produktmerkmale erreichen oder Start-ups komplett neue Anwendungen überhaupt erst technisch möglich machen.

RISC-V bietet in diesem Szenario gegenüber anderen freien Architekturen den Vorteil einer breiteren Nutzerbasis und eines moderneren technischen Ansatzes. Die weitgehende Kompatibilität von RISC-V-basierten Prozessoren und Field-Programmable Gate-Array(FPGA)-Lösungen²³ erhöht die Versorgungssicherheit und senkt gleichzeitig die Kosten für Änderungen an bestehenden Systemen.

Besondere Herausforderungen

Für viele Mess- und Steuerungsanwendungen existieren etablierte Standardprodukte basierend auf proprietären Befehlssätzen mit umfangreicher Softwareunterstützung und weit verbreiteter Erfahrung in der Embedded-Control-Community. Der Aufbau von Know-how zur Integration von RISC-V-Prozessoren in

Anwendungen stellt daher eine enorme Hürde dar, bisherige Architekturen auszutauschen. Auch Endkundinnen und Endkunden assoziieren den Einsatz von domänenspezifischen Prozessoren in Produkten aufgrund der geringeren Stückzahl und Verbreitung häufig eher mit geringerer Zuverlässigkeit (zum Beispiel im Bereich der Leistungselektronik). Wichtig für den industriellen Einsatz ist daher eine rigorose Qualitätskontrolle der frei verfügbaren IP. Auf der rechtlichen Seite muss zudem darauf geachtet werden, dass die freie IP keine Rechte Dritter verletzt. Zudem bleiben Neuentwicklungen von Mikrochips teuer und risikoreich, gerade in Bezug auf die Integration von analogen Funktionen für Sensoren und Kommunikationsschnittstellen. Diese Hürde kann durch den Zugang zu offen verfügbaren RISC-V-Tools mit gesicherter Qualität gesenkt werden.

Konkrete Umsetzung

Die Verbreitung von RISC-V hat eine Vielzahl domänenspezifischer Mikrocontroller- und System-on-Chip(SoC)-Entwickler sowohl in Form von kleineren Designhäusern und Start-ups als auch von großen Halbleiterherstellern hervorgebracht. So stellte beispielsweise im Herbst 2022 das Unternehmen Renesas einen Embedded-Control-Prozessor für Motorsteuerungssysteme auf Basis von RISC-V vor.²⁴ Durch diese Aktivitäten stehen Speziallösungen bereit für aufkommende Sensor- und Steuerungsanwendungen wie etwa der Ausfall- und Qualitätsvorhersage (zum Beispiel Predictive-X), der Leistungselektronik sowie für die personalisierte Medizintechnik und den Einsatz in Drohnen und Robotern. Derartige Lösungen bieten hinsichtlich Energieeffizienz, Leistungsfähigkeit und Stückkosten Vorteile gegenüber Standardprodukten. Besondere Bedeutung gewinnt in diesem Segment zunehmend die Integration von KI-Fähigkeit in Endgeräten in Form von Embedded AI.

23 | FPGA – Field-Programmable Gate Array ist ein integrierter Schaltkreis, der mittels Software unterschiedliche logische Schaltungen darstellen und so verschiedene Prozessoren emulieren kann.

24 | <https://www.renesas.com/us/en/about/press-room/renesas-extends-leading-risc-v-embedded-processing-portfolio-new-motor-control-ssp-solution>



3.1.5 Sicherheit (Security)

Aktuelle Situation und Problemstellung

Für Mikroprozessoren, die in sicherheitsrelevanten Anwendungen eingesetzt werden, stellen Produktfälschungen ein hohes Risiko dar – sie sind funktional identisch, bieten aber nicht die gleichen Sicherheitseigenschaften wie das Original. Häufig besteht eine Abhängigkeit von nicht kontrollierbaren Lieferketten, bei denen die Vertrauenswürdigkeit der Fertigung, zum Beispiel in der Chipfabrik, oder beim Packaging und Testing nicht gewährleistet ist.

Um die Sicherheit (Security) und Vertrauenswürdigkeit von Produkten und Systemen zu gewährleisten, werden sogenannte Vertrauensanker (Secure Elements) eingesetzt. Diese können entweder als separater Chip, wie beispielsweise das Trusted Platform Module (TPM), oder als integrierter Bestandteil eines System-on-Chip (SoC) implementiert sein. TPMs spielen eine wichtige Rolle bei der Absicherung des Bootprozesses von Laptops und Desktop-PCs, zum Beispiel gegenüber Angriffen auf das Unified Extensible Firmware Interface (UEFI) oder bei Bios-Start-up-Prozessen. Secure Elements dienen darüber hinaus der Authentifizierung in Bankkarten und Ausweisen oder von Hardwarekomponenten, wie zum Beispiel Batterien und Druckerpatronen. Integriert in System-on-Chip finden sie sich etwa in Mobilgeräten oder im Automotive-Bereich (zum Beispiel HSM-standardisiert unter anderem von Bosch, BMW, Infineon im Projekt EVITA²⁵).

Secure Elements weisen eine eher geringe Komplexität auf, haben jedoch sehr hohe Anforderungen bezüglich der Vertrauenswürdigkeit der Elektronik. Ist der Vertrauensanker kompromittiert, so sind alle Funktionen, die sich darauf beziehen, auch nicht mehr vertrauenswürdig. Sie erfordern deshalb spezielle Implementierungen mit sicherer Hardware, die zum Beispiel gegen Seitenkanal- und Fehlerattacken gehärtet sind. Zudem bestehen grundsätzliche Risiken bezüglich versteckter Hardwaretrojaner sowie mögliche Hintertüren, wenn die Chips extern gefertigt werden.

Chancen mit RISC-V

Durch die offene Architektur von RISC-V können Unternehmen unter Verwendung des vorhandenen Ökosystems eigene Hardwarelösungen für Secure Elements entwickeln. Die

Transparenz durch den verfügbaren offenen Quellcode für die Hardware ermöglicht es, das Design vollständig zu überprüfen. Bei Verwendung von offenem Quellcode ist es mit vertretbarem Aufwand möglich, daraus eigene Designs zu erstellen und neue Funktionen, wie beispielsweise neue Kryptografie-Algorithmen, leicht zu integrieren.

Besondere Herausforderungen

Um die Qualität des Quellcodes sicherzustellen und Trojaner zu vermeiden, sind in dem offenen Ökosystem von RISC-V besondere Maßnahmen zu ergreifen. Die Sicherheit von RISC-V muss bei völliger Transparenz des Designs erreicht werden, was „Security by Obscurity“ ausschließt.

Um den Einsatz von RISC-V in diesem Bereich weiter zu verbessern, müssen hochwertige Open-Source-Designs zur Verfügung stehen, für die auch Hardwareimplementierungen bezüglich Sicherheit evaluiert wurden, und langfristig kontinuierlich verbessert werden. Während digitale Komponenten leicht als Open Source geteilt werden können, sind für Sicherheitschips auch analoge Schaltungen erforderlich. Derzeit gibt es jedoch keine geeigneten Open-Source-Alternativen für diese Komponenten, da die Ergebnisse aus den Designtools von Unternehmen wie Cadence, Synopsys und Siemens EDA nicht veröffentlicht werden dürfen. Zudem sind häufig die Technologieparameter aus der Fertigung, die für Analogschaltungen benötigt werden, nicht frei verfügbar. Des Weiteren erfordern sicherheitskritische Prozessoren auch noch ein spezifisches Vorgehen bei der Realisierung auf Silizium. Auch hier gibt es nur proprietäre Lösungen.

Konkrete Umsetzung

Bei der konkreten Umsetzung von Secure Elements mit RISC-V gibt es bereits verschiedene Open-Source-Ansätze. Beispiele dafür sind OpenTitan von Google²⁶ sowie Caliptra spezifiziert von Google, AMD und Microsoft.²⁷ Darüber hinaus laufen Projekte von Hensoldt Cyber, die selbstentwickelte RISC-V-Chips im Bereich der Sicherheit erforschen und vorantreiben.²⁸ In System-on-Chips integrierbare Secure Elements werden beispielsweise von der französischen Firma Tiempo Secure und von dem amerikanischen Unternehmen Rambus angeboten.

25 | Vgl. Henninger 2009.

26 | <https://opentitan.org/>

27 | <https://www.chipsalliance.org/news/chips-alliance-welcomes-the-caliptra-open-source-root-of-trust-project/>

28 | <https://hensoldt-cyber.com/mig-v/>

3.1.6 Zusammenfassung

Wie die vorangegangenen Ausführungen zeigen, findet RISC-V bereits in einer Vielzahl von Prozessortypen aus unterschiedlichen Beweggründen Anwendung. Die Visualisierung (siehe Abbildung 3) ordnet die Prozessortypen nach nötigem Entwicklungsaufwand sowie der möglichen Wertschöpfung mit diesen Produkten.

Bei **Deeply-Embedded- und Housekeeping**-Prozessoren ist der Entwicklungsaufwand gering, da diese nicht sehr komplexen Prozessoren nur von wenigen Personen im Unternehmen bearbeitet werden und dementsprechend kein großes Ökosystem (zum Beispiel für Software) aufgebaut werden muss. Damit ist auch der Aufwand vergleichsweise gering, wenn von bestehenden Lösungen auf RISC-V gewechselt werden soll. Da die Prozessoren dieser Klasse nur generische Aufgaben erfüllen, die von vielen anderen einfach verfügbaren Lösungen ausgeführt werden können, ist das Wertschöpfungspotenzial allerdings eher klein. Der Vorteil eines Einsatzes von RISC-V ist bei diesen Prozessortypen vor allem in der Einsparung der Lizenzgebühren und der Unabhängigkeit von proprietären Lösungen zu sehen.

Ähnliches gilt in Bezug auf Prozessoren für **Embedded Control**. Diese sind allerdings spezifisch auf bestimmte Geräte (zum Beispiel Sensoren) angepasst und bedürfen daher eines höheren Spezialisierungsgrads. Das steigert zum einen die technische Komplexität und damit den Aufwand. Zum anderen kann durch diese Spezialisierung und Integration in ein System auch von einem höheren Wertschöpfungspotenzial für Eigenentwicklungen auf Basis von RISC-V ausgegangen werden, da diese flexibel an das jeweilige Zielsystem angepasst werden können.

Für **Spezialprozessoren** mit RISC-V-Befehlssatz besteht nach aktueller Einschätzung das höchste Wertschöpfungspotenzial, weil hier technische Vorteile der flexibel anpassbaren RISC-V-Architektur am stärksten zum Tragen kommen. Da auf bestimmte Anwendungen (zum Beispiel KI-Beschleuniger oder Bildverarbeitung) spezialisierte Prozessoren eine Leistungssteigerung um den Faktor 10 bis 100 ermöglichen, überwiegen die erwarteten Vorteile den Entwicklungsaufwand bei Weitem. Aus diesem Grund beschäftigen sich immer mehr Unternehmen mit RISC-V.

Wenngleich die technische Komplexität bei Lösungen aus dem Bereich **Sicherheit** eher gering ist, ist hier aufgrund hoher Anforderungen bezüglich Vertrauenswürdigkeit ein enormer Entwicklungsaufwand anzusetzen; dieser ist nur gerechtfertigt, wenn Aspekte wie technologische Souveränität, zum Beispiel für Hochsicherheitsanwendungen, berücksichtigt werden müssen. Insbesondere bei einem offen verfügbaren Quellcode der Hardware ist eine vollständige Überprüfung beziehungsweise ein Abgleich des Designs mit dem tatsächlich vorliegenden Chip möglich, wodurch die Vertrauenswürdigkeit steigt.

Für **Applikationsprozessoren** ist RISC-V in den meisten Fällen bisher noch nicht rentabel einsetzbar, da diese nur mit einem sehr starken Ökosystem auf dem Markt bestehen können. Während die Anbieter proprietärer Lizenzen über die nötigen Mittel verfügen, um ein solches Ökosystem sicherzustellen, ist dies bei einem offenen Befehlssatz wie RISC-V noch nicht gegeben. Auch hier ist ein Einsatz von RISC-V nur dann sinnvoll, wenn weitere Aspekte (zum Beispiel die geopolitischen Aspekte) zum Tragen kommen.

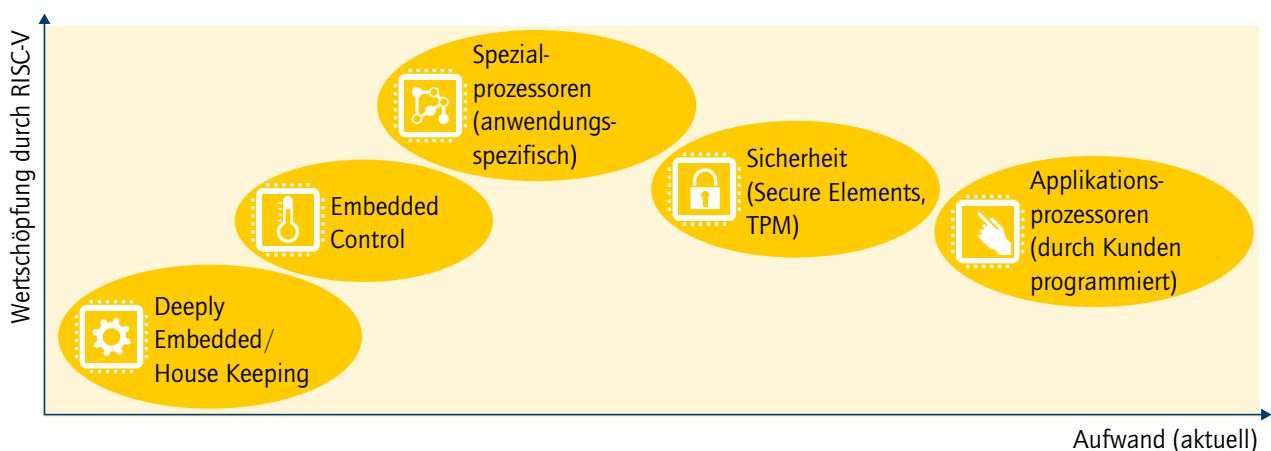


Abbildung 3: Clustering der verschiedenen Architektur- und Systemlösungen auf Basis von RISC-V (Quelle: eigene Darstellung)



3.2 Anwendungsfelder

Im Folgenden werden einige Anwendungsszenarien beschrieben, die einen möglichen oder bereits realisierten Einsatz von RISC-V in einem für Deutschland und die EU relevanten Bereich aufzeigen.

3.2.1 Bildung und Forschung

Aktuelle Situation und Problemstellung

Die Forschung an Prozessoren und integrierten System-on-Chip(SoC)-Entwürfen war in den vergangenen zwei Jahrzehnten auch aufgrund hoher Lizenzkosten und lizenzbedingter Hürden bei Publikation der Forschungsergebnisse in Fachzeitschriften erschwert. Ein Indikator hierfür ist der Rückgang an Veröffentlichungen, die aus Kooperationen zwischen Universitäten und Unternehmen resultieren.²⁹ Mit der Nutzung von RISC-V besteht hier die Möglichkeit einer Trendwende und die Chance, Absolventinnen und Absolventen mit technischem und für die Industrie relevanten Know-how auszustatten.

Chancen mit RISC-V

Die Nutzung eines offenen Standards ermöglicht es Universitäten, Forschungseinrichtungen und Unternehmen, ihre eigenen Prozessoren und Plattformen ohne Lizenzkosten zu entwickeln und diese auch auf Konferenzen vorzustellen oder in Fachzeitschriften zu veröffentlichen. Dadurch sind Prozessoren und System-on-Chip(SoC)-Plattformen wieder zu Forschungsinhalten geworden, was insbesondere mit der Verlangsamung des Moore'schen Gesetzes und dem Fokus auf „More than Moore“ – also dem Konzept, nicht nur die Transistoranzahl auf einem Chip zu steigern, sondern auch die Architektur und Integration von Funktionen auf einem Chip zu verbessern – zu einem relevanten Thema geworden ist. Universitäten können sich nun Forschungsarbeiten widmen, die Impulse für die industrielle Entwicklung liefern. Neben der reinen Forschung besteht außerdem die Möglichkeit, die entwickelten Chipdesigns tatsächlich zu implementieren und Chip-layouts zu erstellen; dies war in der Vergangenheit oft schwierig und teuer. Durch den Einsatz von RISC-V können Universitäten und Unternehmen nun ihre eigenen Chips fertigen und testen.

Ein weiterer Vorteil von RISC-V in der akademischen Forschung ist die Möglichkeit, ein vollständiges Ökosystem ohne großen Aufwand aufzubauen. Um einen Prozessorkern auf Basis von RISC-V

zu entwickeln, kann eine breite Palette von unterstützenden Tools und Software genutzt werden. Dies umfasst Compiler, Betriebssysteme und weitere Entwicklungsumgebungen, die speziell für RISC-V konzipiert wurden.

Vor der Einführung von RISC-V haben Forschende in der Regel individuelle Lösungen und Architekturen entwickelt, was eine Fragmentierung zur Folge hatte. Mit RISC-V als gemeinsamer Basis können Universitäten auf einem einheitlichen Fundament aufbauen und von den Vorteilen einer gemeinsamen Architektur profitieren. Dies ermöglicht auch eine bessere Nachvollziehbarkeit und Vergleichbarkeit von Forschungsergebnissen, die zuvor oft nicht gegeben war.

Besondere Herausforderungen

Da im universitären Umfeld andere Rahmenbedingungen als in der Industrie vorherrschen, erfüllen die im akademischen Kontext entwickelten Bestandteile des RISC-V-Ökosystems zumeist nicht die von der Industrie geforderten Standards für Bedienbarkeit und Zuverlässigkeit. Kooperationsprojekte zwischen Wissenschaft und Wirtschaft sind ein wertvolles Werkzeug, um die akademischen Arbeiten auch für die Industrie nutzbar zu machen.

Konkrete Umsetzung

Die ETH Zürich und die Universität Bologna sind seit vielen Jahren treibende Kräfte in Bezug auf RISC-V. Sie haben maßgeblich zur Schaffung von Standards beigetragen, die heute als Grundlage dienen und den Einsatz sowie die Zusammenarbeit im Bereich der RISC-V-Forschung und Entwicklung erleichtern. Die Arbeit dieser Universitäten stellt die Basis für aktuelle Förderprojekte dar und trägt zur weiteren Verbreitung und Entwicklung von RISC-V bei.

Mittlerweile wird RISC-V an fast allen Universitäten in unterschiedlichem Umfang eingesetzt, beispielsweise an der Hochschule München (HM): Bereits ab dem ersten Semester in Bachelor-Studiengängen wird dort eine anwendungsnahe Nutzung von RISC-V verfolgt. Das Curriculum ist darauf ausgerichtet, dass die Studierenden von Anfang an mit dem Befehlssatz in Berührung kommen – dies ermöglicht eine kontinuierliche Vertiefung und Anwendung von RISC-V während des Studiums. Später können die Studierenden ihre Kenntnisse auch in Forschung und Industrie anwenden. Kooperationen zwischen Wissenschaft und Wirtschaft werden mittlerweile im Rahmen konkreter Projekte³⁰ gefördert.

29 | <https://www.stiftung-nv.de/de/publication/who-developing-chips-future-reloaded>

30 | <https://elektronikforschung.de/projekte/tristan>

3.2.2 Telekommunikation

Aktuelle Situation und Problemstellung

Die Telekommunikationsbranche hat in den vergangenen zwanzig Jahren einen Wandel vollzogen: von einer sehr hardwarezentrierten Branche mit kundenspezifischen Hardwareimplementierungen hin zu mehr softwarebasierten Lösungen. Damit verbunden sind die Vorteile, dass die Hardwareentwicklung weniger häufig wechselt, die Produktinnovation schneller voranschreitet, mehr Arbeitskräfte zur Verfügung stehen und die Produkte flexibler sind. Der Übergang von hardware- zu softwarezentrierten Lösungen ist insbesondere bei kommerziell nutzbaren Produkten allerdings noch nicht abgeschlossen.

Darüber hinaus entwickeln sich die Telekommunikationsprodukte selbst immer mehr in Richtung Edge Computing, das heißt, die Edge-Geräte (Verbraucherprodukt, WiFi/5G-Zugangspunkt oder ein Aggregationsknoten weiter oben in der Kette) werden programmier- und rechenfähig, um die Ausführung von Diensten auf der Edge statt in der Cloud zu ermöglichen. Dies geschieht aus zwei Gründen: Erstens verursacht die Übertragung von Daten in die Cloud zur zentralen Verarbeitung ökologische Schäden und ökonomische Kosten. Zweitens spielen Datenschutzaspekte eine Rolle, welche die Edge-Verarbeitung vorantreiben, um sicherzustellen, dass sensible Verbraucherdaten das Gebäude nicht verlassen und somit vor unerwünschten Zugriffen geschützt sind.

Zusammenfassend lässt sich sagen: Die Telekommunikationswelt wird zu einer softwarezentrierten Welt. In diesem Umfeld sind heute die beiden großen proprietären Befehlssatzarchitekturen vorherrschend. Andere Befehlssätze (Power Architecture von NXP/Freescale/Motorola, verschiedene digitale Signalprozessoren (DSPs)) werden zwar noch verwendet, allerdings nur unternehmensspezifisch. Dies stellt eine potenzielle Bedrohung für die technologische Souveränität dar.³¹

Chancen mit RISC-V

RISC-V kann als Gegenpol zu proprietären Anbietern dienen und den Wettbewerb zwischen mehreren Anbietern wiederherstellen.

Neben den bereits erwähnten allgemeinen Vorteilen wie der Erweiterbarkeit bietet RISC-V den zusätzlichen Vorteil eines offenen Standards – dies macht die Architektur widerstandsfähiger gegenüber geopolitischen Entwicklungen. Besonders in einem softwarelastigen Bereich ist eine zuverlässige Befehlssatzarchitektur von entscheidender Bedeutung. Mittel- bis langfristig könnte dies zu mehr Wettbewerb führen, was wiederum höhere Qualität und schnellere Innovation für alle Beteiligten bedeutet. Darüber hinaus gibt es einen Kostenvorteil: Niedrigere Entwicklungs- und Stückkosten erlauben es, dass RISC-V-basierte Produkte auf dem Markt effektiv konkurrieren können.

Besondere Herausforderungen

Wie oben bereits beschrieben, basieren Telekommunikationsgeräte aktuell – sofern sie überhaupt softwarebasiert sind – auf den beiden großen proprietären Befehlssatzarchitekturen. In den vergangenen zwei Jahrzehnten wurden Millionen von Codezeilen für diese Architekturen geschrieben. Da Telekommunikationsprodukte zunehmend CISA/ENISA³² und anderen Überlegungen zur Cybersicherheit unterliegen, wird die Hürde für Änderungen (Softwaremigrationskosten) in dieser Codebasis immer höher, zumal die Leistungsvorteile des Übergangs zu RISC-V von der Branche (noch) nicht angenommen wurden.

Konkrete Umsetzung

Da es sich bei RISC-V um eine neue Technologie handelt, gibt es nach aktuellem Kenntnisstand derzeit noch keine Telekommunikationsgeräte auf dem Markt, die vollständig auf RISC-V basieren. Es kann jedoch davon ausgegangen werden, dass Teilsysteme von Telekommunikationsgeräten auf RISC-V umgestellt werden oder Kompatibilität zu aktuell verbreiteten Systemen hergestellt wird.³³ Der Entwicklungszyklus von Chips und Produkten in der Telekommunikation beträgt etwa 3 bis 5 Jahre. Das bedeutet, dass gegenwärtig Investitionen in die Wahl der zukünftigen Befehlssatzarchitekturen getätigt werden müssen, wobei die Industrie gegenüber RISC-V-basierten Lösungen offen ist.

31 | Vgl. acatech 2021.

32 | Bei Cybersecurity and Infrastructure Security Agency (CISA) und The European Union Agency for Cybersecurity (ENISA) handelt es sich um die US-amerikanische beziehungsweise europäische Agentur für Cybersicherheit.

33 | <https://github.com/google/android-riscv64>



3.2.3 Rechenzentren und Datenzentren

Aktuelle Situation und Problemstellung

Der globale Bedarf an Rechenkapazität steigt aufgrund der zunehmenden Digitalisierung und Vernetzung kontinuierlich. In jüngster Zeit hat sich dieser Bedarf auch durch neue Anwendungen aus dem Feld der Künstlichen Intelligenz erhöht: KI kommt zum Beispiel bei der Bilderkennung für autonomes Fahren oder bei generativen Modellen für die Erstellung von Texten und Bildern zum Einsatz. Gleichzeitig besteht jedoch bei Betreibern und Nutzern von Rechenzentren ein wachsendes Bewusstsein für den Energieverbrauch und die Notwendigkeit einer effizienten Nutzung von Ressourcen in diesem hochkompetitiven Umfeld.

Parallel bringt die Verlangsamung des Moore'schen Gesetzes (siehe Infokasten in Kapitel 1) neue Herausforderungen mit sich. Da die Miniaturisierung der mikroelektronischen Komponenten an ihre Grenzen stößt, müssen neue Lösungen wie Multi-Core-Ansätze und Spezialprozessoren gesucht werden. Aktuell dominieren noch Prozessoren mit proprietären Befehlssätzen, die entsprechende Beschleuniger einsetzen, aber es zeichnet sich ein sich öffnendes Feld für neue Architekturansätze ab.

Chancen mit RISC-V

RISC-V ist eine flexible Architektur, die maßgeschneiderte Prozessoren für Rechenzentren mit spezialisierter Hardware ermöglicht. Durch die Verwendung von On-Chip- oder

On-Package-Lösungen wie Chipleths³⁴ können effizientere Plattformen geschaffen werden. RISC-V bietet auch Potenzial für die Entwicklung eines breiten Ökosystems rund um eine solche Architektur. Flexibilität und Innovationskraft von RISC-V könnten dazu beitragen, die Vielfalt und Wettbewerbsfähigkeit in diesem Bereich zu steigern und neue Möglichkeiten für maßgeschneiderte, leistungsstarke Rechenzentren zu eröffnen.

Besondere Herausforderungen

Neben den ohnehin hohen Anforderungen an die Wettbewerbsfähigkeit von leistungsfähigen Prozessoren bei minimalen Strukturbreiten (3 bis 5 Nanometer) sind auch eine effiziente Rechnerarchitektur mit vom Befehlssatz unabhängigen Erweiterungen sowie ein effizientes Softwareökosystem nötig. Während für proprietäre Befehlssätze bereits in vielen Bereichen optimierte Lösungen verfügbar sind, ist dies bei RISC-V noch nicht flächendeckend der Fall. Eine umfassende Optimierung des Softwareökosystems für RISC-V ist von entscheidender Bedeutung, um die Vorteile dieser Architektur voll ausschöpfen zu können.

Konkrete Umsetzung

Während in Europa bisher keine kommerziell verfügbaren Prozessoren für Rechen- und Datenzentren auf Basis von RISC-V existieren, gibt es in den USA mit SiFive³⁵ sowie in China mit Starfive³⁶ sehr erfolgreiche Unternehmen auf diesem Feld. In Europa wird im Rahmen der European Processor Initiative (EPI) am Jülich Supercomputing Centre (JSC) RISC-V eingesetzt.³⁷

34 | Chipleths sind vorgefertigte modulare Chipbausteine, die anwendungsspezifisch zu einem vollständigen integrierten System kombiniert werden können.

35 | <https://www.sifive.com/cores/performance>

36 | https://www.starfivetechnology.com/en/site/activity_details/965

37 | <https://www.fz-juelich.de/en/ias/jsc/research/funded-projects/highlight-projects/european-processor-initiative-epi>

3.2.4 Automotive und Mobilität

Aktuelle Situation und Problemstellung

Die Automobilindustrie steht derzeit vor der Herausforderung, dass ihre Produkte zunehmend als „Rechen- und Datenzentren auf Rädern“ verstanden werden müssen. Vor diesem Hintergrund werden Fahrzeuge völlig neu konzipiert: weg von vielen eigenständigen Systemen mit einfachen Steuergeräten hin zu einem System aus wenigen, vernetzten Computern. Dieser Ansatz wird auch als „zonale Architektur“ beschrieben.

Gleichzeitig ändert sich das bevorzugte Antriebskonzept vieler Fahrzeugklassen: Es findet eine Abkehr von fossilen zugunsten elektrischer Energieträger statt, die eine beträchtliche Menge an zusätzlichen elektronischen Komponenten beispielsweise für Batteriemangement und Ladeelektronik erfordern.³⁸

Des Weiteren ist der Trend zu beobachten, dass sich das heterogene Feld aus mehreren Befehlssätzen in Richtung einer Monopolsituation wandelt: Während bis in die 2010er Jahre eine hohe Heterogenität von Befehlssatzarchitekturen vorherrschte, konsolidiert sich das Feld aufgrund besserer Kosteneffizienz und Flexibilität bezüglich der Zulieferer für die OEMs zunehmend. Diese Situation stellt eine potenzielle Gefahr für die technologische Souveränität dar, insbesondere für Exporte nach und die Produktion in China.

Chancen mit RISC-V

RISC-V kann als Gegenpol zu proprietären Anbietern dienen und den Wettbewerb zwischen mehreren Anbietern befördern. Wie in den vorherigen Anwendungsfeldern beschrieben, bietet RISC-V vor allem mit den Möglichkeiten zur Erweiterbarkeit des Befehlssatzes großes Innovationspotenzial für neue, effiziente Lösungen. Zudem ergeben sich durch die Unabhängigkeit von proprietären Lizenzen Vorteile bei der technologischen Souveränität – zum Beispiel, um die Option für den globalen Export ohne Handelsrestriktionen sicherzustellen.

Besondere Herausforderungen

In der Automobilindustrie müssen lange Entwicklungszyklen von bis zu zehn Jahren und hohe Kostenkonkurrenz zwischen den Herstellern berücksichtigt werden. Für Zulieferer von Halbleiterbauteilen ist es in diesem Umfeld wirtschaftlich herausfordernd, von ihren Produkten mehrere Varianten zu entwickeln und zuverlässig anzubieten – die Automobilunternehmen entscheiden

hier als Kunden, welche Produkte angeboten werden können. Aktuell werden aufgrund des umfangreichen Ökosystems und der besseren Performance der Prozessoren im Vergleich zu ihrem Preis die etablierten Anbieter bevorzugt. Dies führt zu einem Henne-Ei-Problem: Ein ausreichendes Angebot auf Grundlage von RISC-V wird erst dann existieren, wenn die Nachfrage groß genug ist. Diese wird sich aber nicht entwickeln, wenn für die aktuelle Nachfrage noch kein zufriedenstellendes Angebot zur Verfügung steht.

Das „Rechen- und Datenzentrum auf Rädern“-Konzept fordert immer mehr aus dem High-Performance Computing (HPC) bekannte Lösungsvarianten. Die Differenzierung in HPC und Nicht-HPC in Forschung und Entwicklung erschwert hier das Ausschöpfen von Synergien. Zudem erfordert diese Anwendung Prozessoren, die eher als TPU (Tensor Processing Unit) für KI-Anwendungen oder als GPU (Graphic Processing Unit) für Grafikverarbeitung beschrieben werden können. Wenngleich RISC-V hier Vektorinstruktionen anbietet, so gibt es doch kein spezielles TPU- beziehungsweise GPU-Befehlssatzprofil.

Konkrete Umsetzung

Da die Technologie noch zu neu ist, gibt es derzeit kein Fahrzeug, das vollständig auf RISC-V basiert. Zwar ist die Nutzung vereinzelter eingebetteter RISC-V-Kerne in den kommenden Jahren zu erwarten, doch basieren vom Kunden programmierte Prozessoren in der Automobilbranche vielfach weiterhin auf proprietären Lösungen, auf denen die Software der jeweiligen Marke läuft. Es wird erwartet, dass die nächste Fahrzeuggeneration bis zum Jahr 2029 vollständig auf diesen Lösungen basieren und möglicherweise erst 2033 der Sprung zu RISC-V erfolgen wird. Die Entwicklung von Chips für den Automobilbereich erfordert einen erheblichen Vorlauf im Vergleich zur tatsächlichen Fahrzeugproduktion. Gleichzeitig besteht eine gewisse Sorge wegen der starken Monopolposition eines einzelnen Anbieters. Die Branche beobachtet daher aufmerksam die Entwicklungen und sucht nach Lösungen, um die Abhängigkeit von einer einzigen Architektur zu verringern und die Austauschbarkeit sowie die Kompatibilität zu verbessern. Aus diesen Gründen haben sich die Halbleiterhersteller Robert Bosch GmbH, Infineon Technologies AG, Nordic Semiconductor, NXP® Semiconductors und Qualcomm Technologies, Inc. zusammengeschlossen, um gemeinsam in ein Unternehmen zu investieren, das die weltweite Verbreitung von RISC-V durch die Entwicklung von Hardware der nächsten Generation fördern soll.³⁹

38 | https://www.usitc.gov/publications/332/executive_briefings/ebot_amanda_lawrence_john_verwey_the_automotive_semiconductor_market_pdf.pdf
39 | <https://www.bosch-presse.de/pressportal/de/en/leading-semiconductor-industry-players-join-forces-to-accelerate-risc-v-257024.html>



3.2.5 Luft- und Raumfahrt sowie Verteidigung

Aktuelle Situation und Problemstellung

In der kommerziellen ebenso wie in der militärischen Luftfahrt gelten für Avionik-Komponenten, die für die Steuerung des Flugzeugs verantwortlich sind, höchste Anforderungen bezüglich Zuverlässigkeit und Zertifizierbarkeit. Häufig sind für eine Aufgabe zwei redundante, jedoch technisch unterschiedliche Systeme vorgeschrieben, um die Gefahr eines Totalausfalls während des Flugs zu minimieren. Noch stärker als in der Automotive-Branche sind Flugzeughersteller auf Zulieferer angewiesen, welche die Verfügbarkeit und den Support der Produkte für Jahrzehnte sicherstellen können, da der Wechsel eines Systems eine sehr kostenintensive Neuzertifizierung für Zulassung, Training und Versicherung zur Folge hat. In der kommerziellen Luftfahrt sollte der Support idealerweise weltweit möglich sein.

In den vergangenen Jahren wurden aktuell verwendete, aber technisch veraltete Produkte basierend auf PowerPC- und SPARC-Prozessorarchitekturen seitens der etablierten Zulieferer nach und nach gekündigt; dementsprechend muss auf neue Architekturen gewechselt werden. Derzeit ist offen, ob die Flugzeughersteller die nächste Generation an Avionik-Komponenten selbst entwickeln werden oder ob Zulieferer Folgeprodukte mit ausreichender Versorgungssicherheit entwickeln und anbieten können.

Für die unbemannte Raumfahrt ist die Situation etwas entschärft, da diese Weltraummissionen automatisiert stattfinden, wodurch Fehlfunktionen keine direkte Gefährdung für Menschen bedeuten. Dennoch herrschen vergleichbar lange Entwicklungszeiten mit enormen Investitionskosten vor, die hohe Anforderungen bezüglich Zuverlässigkeit und Zertifizierbarkeit der verwendeten Komponenten, nicht zuletzt seitens der Versicherer, zur Folge haben.

Chancen mit RISC-V

Das existierende RISC-V-Ökosystem wäre ein guter Ausgangspunkt für Neuentwicklungen von Aerospace-Komponenten. Aufgrund branchenspezifischer hoher Anforderungen bei Sicherheit und Zertifizierbarkeit sind Standardkomponenten häufig unzureichend. Durch die Stärkung der Designkompetenz und der freien Verfügbarkeit von RISC-V könnten eigene Chipentwicklungen für Aerospace-Komponenten realisiert werden. Durch die flexible Erweiterbarkeit könnten die hohen Anforderungen bezüglich Sicherheit sowie Sonderanforderungen für Weltraumanwendungen (zum Beispiel Strahlenresistenz) erfüllt werden. Mit dem Einsatz von RISC-V würden Randbedingungen eines proprietären Befehlssatzes wegfallen, und die technologische Souveränität der beteiligten Unternehmen könnte gestärkt werden.

Besondere Herausforderungen

Das Aufsetzen eines Ökosystems für eine Entwicklung auf RISC-V-Basis wäre technologisch und personell aufwendig, insbesondere aufgrund der branchenspezifisch hohen Anforderungen. Für die Softwareentwicklung werden zertifizierte Tools benötigt, zudem werden in redundanten Systemen oft zwei völlig unterschiedliche Implementierungen der gleichen Funktion gefordert. Ob beide Implementierungen auf RISC-V basieren können, ist zu klären – insbesondere die Flugzeugbauer scheuen jedoch diesen Aufwand, da die bisher genutzte Zuliefererstruktur einfacher zu managen ist. Zulieferer neuer Produkte müssen die gewohnte Verlässlichkeit bieten, was für Start-ups schwierig zu garantieren ist.

Konkrete Umsetzung

Der Einsatz von RISC-V für Luft- und Raumfahrt wird in verschiedenen europäischen Kooperationsprojekten mit Teilnehmern aus Wirtschaft und Wissenschaft, wie De-RISC⁴⁰ und Selene,⁴¹ untersucht. Die weitere Verbreitung von RISC-V in der Branche hängt von der Entwicklung des Ökosystems insgesamt ab.

40 | <https://derisc-project.eu/>

41 | <https://www.selene-project.eu/>

3.2.6 Industrieprozessoren und Industrie 4.0

Aktuelle Situation und Problemstellung

In der automatisierten industriellen Fertigung werden mikroelektronische Komponenten aller Komplexitätsgrade eingesetzt, von einfachen Mikrocontrollern bis hin zu komplexen Applikationsprozessoren und Spezialprozessoren. Aufgrund des hohen Schadenspotenzials durch Produktionsausfälle oder fehlerhafte Produktion werden an diese Komponenten höchste Anforderungen bezüglich Zuverlässigkeit sowie funktionaler und IT-Sicherheit gestellt, insbesondere in einer zunehmend vernetzten und echtzeitorientierten Umgebung. Während es in einigen Anwendungsfällen ausreicht, Produkte mit am Markt verfügbaren Standardkomponenten für Mikrocontroller und Anwendungsprozessoren zu verwenden, besteht für solche sicherheitskritischen Anwendungen ein großer Bedarf an differenzierter Elektronik, die auf Eigenentwicklungen mit anwendungsspezifischen Erweiterungen basiert. Für all diese Komponenten sind stabile Lieferketten notwendig. Zusätzlich bedeutet der Einsatz von Komponenten, die proprietäre lizenzierte Funktionselemente enthalten, dass Handelsbeschränkungen auch für die Produkte gelten, in denen diese Komponenten eingesetzt werden.

Chancen mit RISC-V

Während RISC-V hinsichtlich Performance gegenüber proprietären Befehlssätzen aus Anwendungssicht keine merklichen Vorteile bietet, zeigt sich für die Industrie ein deutlicher Nutzen in organisatorisch-ökonomischer Hinsicht: Der Verzicht auf proprietäre Befehlssätze bedeutet, dass Unternehmen nicht von den Einschränkungen abhängig sind, die mit der Nutzung solcher Befehlssätze einhergehen. Unternehmen können anwendungsspezifische Erweiterungen eigenständig entwickeln und integrieren. Dieser Aspekt ist insbesondere in Bezug auf Komponenten mit geringer Komplexität (zum Beispiel für eine echtzeitfähige Deeply-Embedded-Anwendung) interessant, da hier die Aufwände für die Unternehmen sowie die geforderte Expertise überschaubar sind und so die ökonomischen Vorteile realisiert werden können. Zusätzlich unterliegt RISC-V als offene und lizenzfreie Architektur nicht den Handelsbeschränkungen der proprietären Lizenzen. Von den drei möglichen Hebeln, um Handelsbeschränkungen durchzusetzen – Blockieren von Design-IP, Chipentwicklungstools und Fertigungsprozess –, wäre die Verfügbarkeit von Design-IP erfolgreich adressiert.

Außerdem wächst die Anzahl an frei verfügbaren Open-Source-Realisierungen von Design-IPs für RISC-V; diese bilden eine wertvolle Ausgangsbasis für darauf aufbauende Chipentwicklungen.

Besondere Herausforderungen

Eine zentrale Herausforderung besteht darin, ein stabiles und effizientes Ökosystem für RISC-V aufzubauen und aufrechtzuerhalten. Dies umfasst unter anderem die Verfügbarkeit von Know-how, Design-IPs, spezialisierte Design- und Verifikationstools sowie die notwendige Dokumentation für Zertifizierungen nach relevanten Standards für funktionale und IT-Sicherheit. Insbesondere mittelständische Unternehmen finden möglicherweise nicht die unterstützenden Softwareentwicklungstools (zum Beispiel Tracer) vor, die sie von Produkten mit proprietären Befehlssätzen gewohnt sind. Kleinere Teams können sich zwar in die Technologie einarbeiten, benötigen jedoch vielfach Unterstützung, um sicherzustellen, dass ihre Produkte den relevanten Standards entsprechen. Für große Entwicklungsabteilungen ist ein robustes Ökosystem von entscheidender Bedeutung, um die Entwicklung der meist großen Anzahl an Produktvarianten effizient und zuverlässig realisieren zu können. Im Gegensatz zu reinen Softwareprodukten kann bei mikroelektronischen Komponenten ein Fehler bei bereits ausgelieferten Produkten nur schwer nachträglich behoben werden – stattdessen müssten die Hardwarekomponenten aufwendig ausgetauscht werden.

Konkrete Umsetzung

Um das Ökosystem für RISC-V zu stärken und die Verwendung in industriellen Prozessoren zu erleichtern, ist es entscheidend, die erforderlichen Tools auf einer einfach zugänglichen Plattform verfügbar zu machen und zu pflegen – diese Entwicklung wird bereits durch Initiativen wie die Virtual Design Platform als Teil des European Chips Act⁴² und das Bayerische Chip-Design-Center⁴³ vorangetrieben. Die Plattformen sollen Entwicklerinnen und Entwicklern die Möglichkeit bieten, auf Designtools, Schulungsmaterialien und Support zuzugreifen, um die Implementierung von RISC-V in industriellen Prozessoren zu erleichtern. Durch solche Initiativen kann die Akzeptanz und Verbreitung von RISC-V in der Industrie weiter gefördert werden, wodurch Flexibilität und Unabhängigkeit der Unternehmen gestärkt und gleichzeitig die Anforderungen an Ausfallsicherheit sowie funktionale und IT-Sicherheit erfüllt werden können.

42 | <https://digital-strategy.ec.europa.eu/en/factpages/chips-europe-initiative>

43 | <https://www.iis.fraunhofer.de/de/ff/sse/bayerisches-chip-design-center.html>



3.2.7 Zusammenfassung

In Abbildung 4 sind die verschiedenen vorgestellten Anwendungsfelder nach Wertschöpfungspotenzial und Entwicklungsaufwand dargestellt. Hierbei sticht der Bereich **Bildung und Forschung** durch sehr hohes Potenzial bei geringem Aufwand heraus. Diese Einschätzung liegt darin begründet, dass die universitäre ebenso wie die industrielle Forschung durch den Einsatz eines freien Befehlssatzes sehr viel flexibler und schneller agieren kann, da keine Abstimmung mit einem Lizenzgeber erforderlich ist. Außerdem sind innovative Modifikationen am Befehlssatz möglich. Die Vorteile einer offenen Community, die Tools und Software frei verfügbar bereitstellt, kommen vor allem in der Frühentwicklungsphase, insbesondere in der universitären Forschung, zum Tragen. Hierbei ist jedoch zu beachten, dass die Zeiträume im Forschungskontext deutlich größer sind als in den anderen Anwendungsfeldern und die Wertschöpfung in diesem Bereich somit erst deutlich später sichtbar sein wird.

Im Gegensatz dazu sind für **Industrieprozessoren** höherwertige Softwaretools nötig, um die geforderte Stabilität und Qualität der Produkte sicherstellen zu können. Zusätzlich ist oftmals die Abkehr von bereits etablierten Strukturen notwendig, was zu hohen

Aufwänden bei den Unternehmen führt. Insbesondere in den Anwendungsbereichen **Telekommunikation** und **Mobilität und Automotive** ist die starke Abhängigkeit von Softwareangeboten ein entscheidender Grund für den hohen Aufwand, der mit einem Wechsel des Befehlssatzes einhergehen würde. Darüber hinaus gibt es vor allem im Bereich Mobilität und Automotive sehr hohe Sicherheits- und Zertifizierungsanforderungen. Hier müssen sich die neuen Anbieter erst etablieren und die nötigen Standards nachweisen können, bevor ein Wechsel möglich ist. Obgleich die Standards für Zertifizierung im Bereich **Luft- und Raumfahrt sowie Verteidigung** ebenfalls sehr hoch sind, werden hier bereits RISC-V-basierte Lösungen eingesetzt. Der zentrale Unterschied zum Automotive-Bereich liegt dabei in den Auftragsgrößen, die für Luft- und Raumfahrt deutlich geringer sind, teilweise bis hin zu individuellen Lösungen. Durch geringe Stückzahlen ist der notwendige Entwicklungsaufwand niedriger als in Branchen mit hohen Stückzahlen, erklärt aber gleichzeitig auch das geringere Wertschöpfungspotenzial. Das größte Wertschöpfungspotenzial besteht indes im Bereich **Rechen- und Datenzentren**: Die technischen Vorteile, die RISC-V-basierte Prozessoren für KI-Anwendungen bieten können, verbunden mit der aktuell großen Nachfrage nach Rechenleistung für diese Anwendungen, sind hierfür die wichtigsten Gründe.

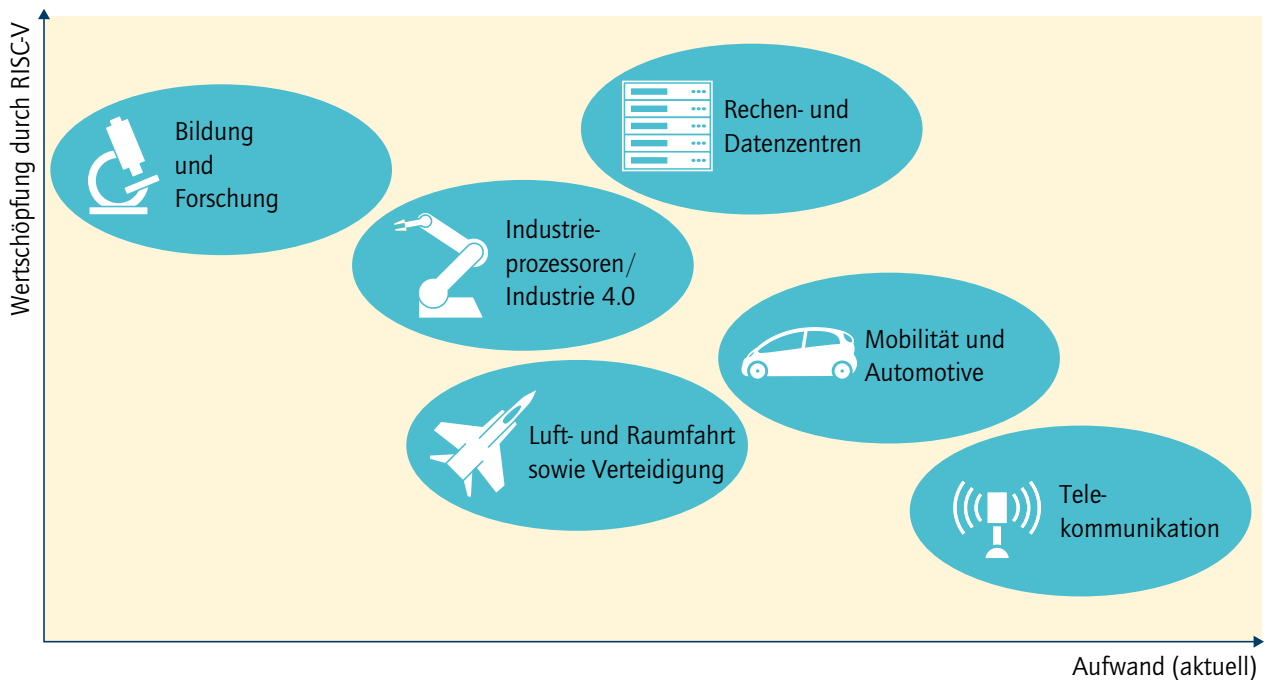


Abbildung 4: Clustering der Anwendungsfelder (Quelle: eigene Darstellung)

4 Erkenntnisse und Handlungsempfehlungen

Im Folgenden werden die Erkenntnisse aus Kapitel 3 (siehe Abbildungen 3 und 4) als Basis herangezogen, um die Schritte zur weiteren Stärkung von RISC-V zu identifizieren. Hierfür ist zunächst eine Unterteilung in die verschiedenen Prozessortypen notwendig, da diese sehr unterschiedliche Handlungsbedarfe aufweisen. Danach werden die konkreten Handlungsempfehlungen den unterschiedlichen Akteuren zugeordnet.

Für die Klasse der Deeply-Embedded- und Housekeeping-Prozessoren besteht kein konkreter Handlungsbedarf zur Verbesserung der Rahmenbedingungen. Die vorhandenen Gegebenheiten reichen bereits aus, um den Unternehmen einen erfolgreichen Einsatz von RISC-V zu ermöglichen; häufig befindet sich RISC-V hier schon in der Anwendung. Bei den Embedded-Control-Prozessoren gibt es ein gewisses Wertschöpfungspotenzial. Daher ist zu erwarten, dass Unternehmen den Einsatz von RISC-V-basierten Prozessoren für ihre Geräte zunehmend in Betracht ziehen werden. Somit würde die Stärkung des RISC-V-Ökosystems die Innovation beschleunigen und Wertschöpfung ermöglichen. Dieser Trend setzt sich bei den hochentwickelten Spezialprozessoren fort: Hier besteht ein enormes Innovationspotenzial, dessen Realisierung aber insbesondere für Start-ups und KMU durch proprietäre Lizenzen erschwert wird. Dieses Feld würde von einem RISC-V-Einsatz erheblich profitieren, ist aber auf ein starkes Ökosystem angewiesen. Für Security-Prozessoren steht das Thema der technologischen Souveränität im Vordergrund. RISC-V-basierte Lösungen sind möglich und sollten in Betracht gezogen werden, sofern der damit verbundene Aufwand durch die gewonnene Souveränität aufgewogen wird. Applikationsprozessoren basierend auf RISC-V sind aktuell für Europa außer Reichweite – sie stellen höchste Anforderungen an die Qualität des Ökosystems hinsichtlich Know-how, Softwaretools und Zertifizierbarkeit. Gleichzeitig existieren bereits hochentwickelte kommerzielle Produkte, für die die Flexibilität von RISC-V keinen technischen Vorteil bietet; dennoch wäre aus Perspektive der technologischen Souveränität ein RISC-V-basierter Applikationsprozessor sinnvoll. Hierfür sind allerdings eine weitreichende institutionelle Förderung, wie sie erfolgreich in Asien umgesetzt

wird⁴⁴ sowie signifikante Unterstützungen für Start-ups, wie sie in den USA vorhanden sind, notwendig.

Zusammenfassend lässt sich sagen, dass die Priorität auf dem Aufbau und der langfristigen Stärkung des RISC-V-Ökosystems liegen sollte. Bereits laufende Aktivitäten, wie die kürzlich von wichtigen Halbleiterherstellern verkündete gemeinsame Investition in ein Unternehmen,⁴⁵ sollten weiter ausgebaut und unterstützt werden. Dies erfordert sowohl eine langfristige Vision als auch Investitionen in Schlüsselbereiche wie Compilerentwicklung, Schulungsangebote, Fachliteratur und die Förderung zertifizierter Standards. Die Entwicklung von professionellen Angeboten zur Beratung und Unterstützung bezüglich RISC-V könnte dessen Adaption und Integration erleichtern. Unternehmen sollten stärker dazu motiviert werden, aktiv zu RISC-V International beizutragen und die Standardisierung rege voranzutreiben.

Empfehlungen an die Politik

- Investitionen in Projekte mit Bezug zu RISC-V sollten als Werkzeug zur Stärkung von Kompetenzen in der Mikroelektronik, insbesondere in der Designfähigkeit, verstanden werden. Diese Stärkung ist im Kontext der beschlossenen Investitionen in Fertigungskapazität und angesichts des vorherrschenden Fachkräftemangels ein wichtiger Beitrag zur Steigerung der technologischen Souveränität.
- Ein funktionierendes Ökosystem, bestehend unter anderem aus Softwaretools, Hardwaredesigns und Kompetenzen, ist ein wesentlicher Aspekt für den Erfolg von RISC-V. Der Fokus der Förderung sollte daher nicht allein auf der Entwicklung von einzelnen Chips liegen, sondern auf der Unterstützung und nachhaltigen Entwicklung aller Aspekte des RISC-V-Ökosystems, um die Elektronikbranche langfristig zu stärken. Beispielsweise könnten inhaltliche Beiträge zu RISC-V International, die im Rahmen von Forschungsprojekten entstehen, honoriert werden.
- Für kurzfristige Innovationen können bestehende Förderstrukturen mit mehrjährigem Vorlauf zu träge sein. Daher sollte geprüft werden, ob schnellere Innovationsförderungen möglich sind, um eine dynamische Start-up-Kultur, wie sie im Softwarebereich bereits existiert, zu entwickeln. Für viele Start-ups stellt der übliche Eigenfinanzierungsanteil der Förderprogramme eine Hürde dar, die im Zuge der gewünschten

44 | Vgl. beispielsweise die Aktivitäten in Indien (<https://pib.gov.in/PressReleasePage.aspx?PRID=1820621>) und China (<https://github.com/OpenXiangShan/XiangShan>)

45 | <https://www.bosch-presse.de/en/leading-semiconductor-industry-players-join-forces-to-accelerate-risc-v-257024.html>



Stärkung des Start-up-Sektors im Halbleiterbereich überprüft werden sollte.

- Um die Ausbildung an Hochschulen zu stärken, sollten Deutschland und Europa RISC-V Förderprogramme insbesondere im Hinblick auf den wachsenden Bedarf an Halbleiter-Fachkräften ausbauen. Diese Aktivitäten sollten auch Ansätze des lebenslangen Lernens einbeziehen, um eine engere Verknüpfung der industriellen Weiterbildung und akademischer Ausbildung zu ermöglichen.

Empfehlungen an die Wirtschaft

- Häufig herrscht in Unternehmen die Einschätzung vor, dass Produkte, welche RISC-V einsetzen, nicht die für kommerzielle Produkte geforderte Qualität erreichen können; allerdings konnte gezeigt werden, dass zunehmend kommerzielle Produkte, welche RISC-V enthalten, auf den Markt kommen. Daher wird empfohlen, einen Einsatz von RISC-V zu prüfen. Insbesondere in den Feldern Embedded Control sowie Spezialprozessoren wird großes Wertschöpfungspotenzial gesehen.
- Da in der Vergangenheit offene Standards sehr erfolgreich waren, sollte die deutsche und europäische Wirtschaft aktiv auch RISC-V als offenen Standard mitgestalten, um die eigenen Bedarfe in die weitere Entwicklung einbringen zu können.
- Um die notwendige Qualität zu erreichen, ist eine Professionalisierung und Stärkung des Ökosystems notwendig, wie sie auch bei Open-Source-Software bereits erfolgreich etabliert werden konnte.⁴⁶ Während dies bei proprietären Lösungen von den Lizenzgebern sichergestellt wird, liegt es bei lizenzfreien Lösungen an den Unternehmen, die den Standard

nutzen, das Ökosystem durch professionelle Softwaretools, Trainings und Weiterentwicklung des Standards zu pflegen. Es wird empfohlen, sich an der kooperativen Weiterentwicklung zu beteiligen, um die notwendige Qualität des Ökosystems sicherzustellen.

- Ein wesentlicher Vorteil von RISC-V ist die Unabhängigkeit von proprietären Lizenzen zur Sicherstellung der technologischen Souveränität. Allerdings wird dieser Aspekt bei ökonomischen Überlegungen in Unternehmen häufig nicht quantitativ berücksichtigt. Hier wird empfohlen, nach den Erfahrungen der frühen 2020er Jahre im Sinne von Risikobewertung und Resilienz den ökonomischen Aspekt technologischer Souveränität stets mitzudenken.

Empfehlungen an die Wissenschaft

- Da für den Einsatz von RISC-V weder Lizenzen notwendig sind noch Kosten bei der Nutzung des Standards anfallen, ist eine Verwendung in der akademischen Lehre organisatorisch unkompliziert. Durch entsprechende Angebote können sich Studierende mit der Thematik vertraut machen und wertvolle Praxiserfahrung sammeln.
- Dank der freien Veränderbarkeit des Befehlssatzes sind innovative Forschungsprojekte möglich, ohne dass Modifikationen an dem Befehlssatz mit einem Lizenzgeber abgestimmt werden müssen.
- Durch die erwartete Verbreitung von RISC-V ist mit einem Bedarf an Angeboten für lebenslanges Lernen für Absolventinnen und Absolventen zu rechnen. Es sollte geprüft werden, ob Lernmaterial aktueller Studiengänge für diese Zwecke öffentlich bereitgestellt werden kann.

Literatur

acatech 2021

Kagermann, H./Streibich, K.-H./Suder, K. (Hrsg.): *Digitale Souveränität – Status quo und Handlungsfelder* (acatech IMPULS), München 2021.

Amor et al. 2021

Amor, H. B./Bernier, C./Prikryl, Z.: „A RISC-V ISA Extension for Ultra-Low Power IoT Wireless Signal Processing“. In: *IEEE Transactions on Computers*, 2021, S. 1–1. ff10.1109/TC.2021.3063027ff. ffcea-03158876v2.

Bringmann et al. 2021

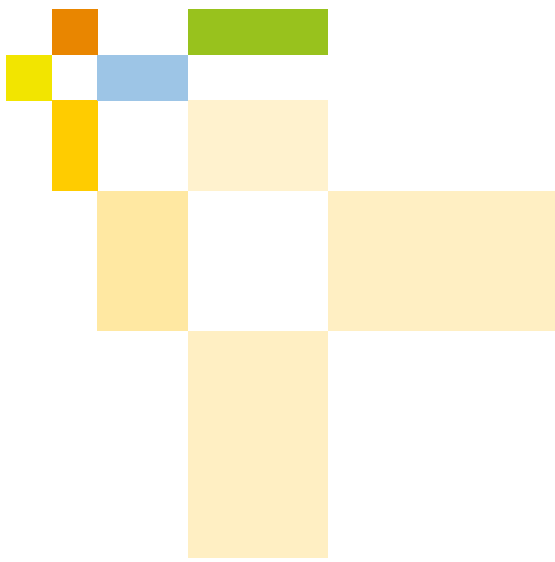
Bringmann, O./Ecker, W./Feldner, I./Frischknecht, A./Gerum, C./Hämäläinen, T./Hanif, M. A./Klaiber, M. J./Mueller-Gritschneider, D./Bernardo, P. P./Prebeck, S./Shafique, M.: „Automated HW/SW Co-Design for Edge AI: State, Challenges and Steps Ahead“. In: *Proceedings of the 2021 International Conference on Hardware/Software Codesign and System Synthesis*, S. 11–20. Association for Computing Machinery, 2021.

Henninger et al. 2009

Henninger, O./Ruddle, A./Seudié, H./Weyl, B./Wolf, M./Wollinger, T.: *Securing Vehicular On-Board IT Systems: The EVITA Project*, 2009.

Kalapothas et al. 2023

Kalapothas, S./Galetakis, M./Flamis, G./Plessas, F./Kitsos, P.: *A Survey on RISC-V-Based Machine Learning Ecosystem*. *Information* 2023, 14, 64. <https://doi.org/10.3390/info14020064>.





Über acatech – Deutsche Akademie der Technikwissenschaften

acatech berät Politik und Gesellschaft, unterstützt die innovationspolitische Willensbildung und vertritt die Technikwissenschaften international. Ihren von Bund und Ländern erteilten Beratungsauftrag erfüllt die Akademie unabhängig, wissenschaftsbasiert und gemeinwohlorientiert. acatech verdeutlicht Chancen und Risiken technologischer Entwicklungen und setzt sich dafür ein, dass aus Ideen Innovationen und aus Innovationen Wohlstand, Wohlfahrt und Lebensqualität erwachsen. acatech bringt Wissenschaft und Wirtschaft zusammen. Die Mitglieder der Akademie sind herausragende Wissenschaftlerinnen und Wissenschaftler aus den Ingenieur- und den Naturwissenschaften, der Medizin sowie aus den Geistes- und Sozialwissenschaften. Die Senatorinnen und Senatoren sind Persönlichkeiten aus technologieorientierten Unternehmen und Vereinigungen sowie den großen Wissenschaftsorganisationen. Neben dem acatech FORUM in München als Hauptsitz unterhält acatech Büros in Berlin und Brüssel.

Weitere Informationen unter www.acatech.de.



Herausgeber:

Prof. Dr. Christoph Kutter

Fraunhofer-Institut für Elektronische Mikrosysteme und
Festkörper-Technologien EMFT
Hansastraße 27d
80686 München

Reihenherausgeber:

acatech – Deutsche Akademie der Technikwissenschaften, 2023

Geschäftsstelle	Hauptstadtbüro	Brüssel-Büro
Karolinenplatz 4	Pariser Platz 4a	Rue d'Egmont/Egmontstraat 13
80333 München	10117 Berlin	1000 Brüssel Belgien
T +49 (0)89/52 03 09-0	T +49 (0)30/2 06 30 96-0	T +32 (0)2/2 13 81-80
F +49 (0)89/52 03 09-900	F +49 (0)30/2 06 30 96-11	F +32 (0)2/2 13 81-89

info@acatech.de
www.acatech.de

Geschäftsführendes Gremium des Präsidiums: Prof. Dr. Ann-Kristin Achleitner, Prof. Dr. Ursula Gather, Dr. Stefan Oschmann,
Manfred Rauhmeier, Prof. Dr. Christoph M. Schmidt, Prof. Dr.-Ing. Thomas Weber, Prof. Dr.-Ing. Johann-Dietrich Wörner

Vorstand i.S.v. § 26 BGB: Prof. Dr.-Ing. Johann-Dietrich Wörner, Prof. Dr.-Ing. Thomas Weber, Manfred Rauhmeier

Empfohlene Zitierweise:

Kutter, Chr. (Hrsg.): *RISC-V: Potenziale eines offenen Standards für Chipentwicklung* (acatech IMPULS), München 2023.
DOI: https://doi.org/10.48669/aca_2023-18

ISSN 2702-7627

Bibliografische Information der Deutschen Nationalbibliothek

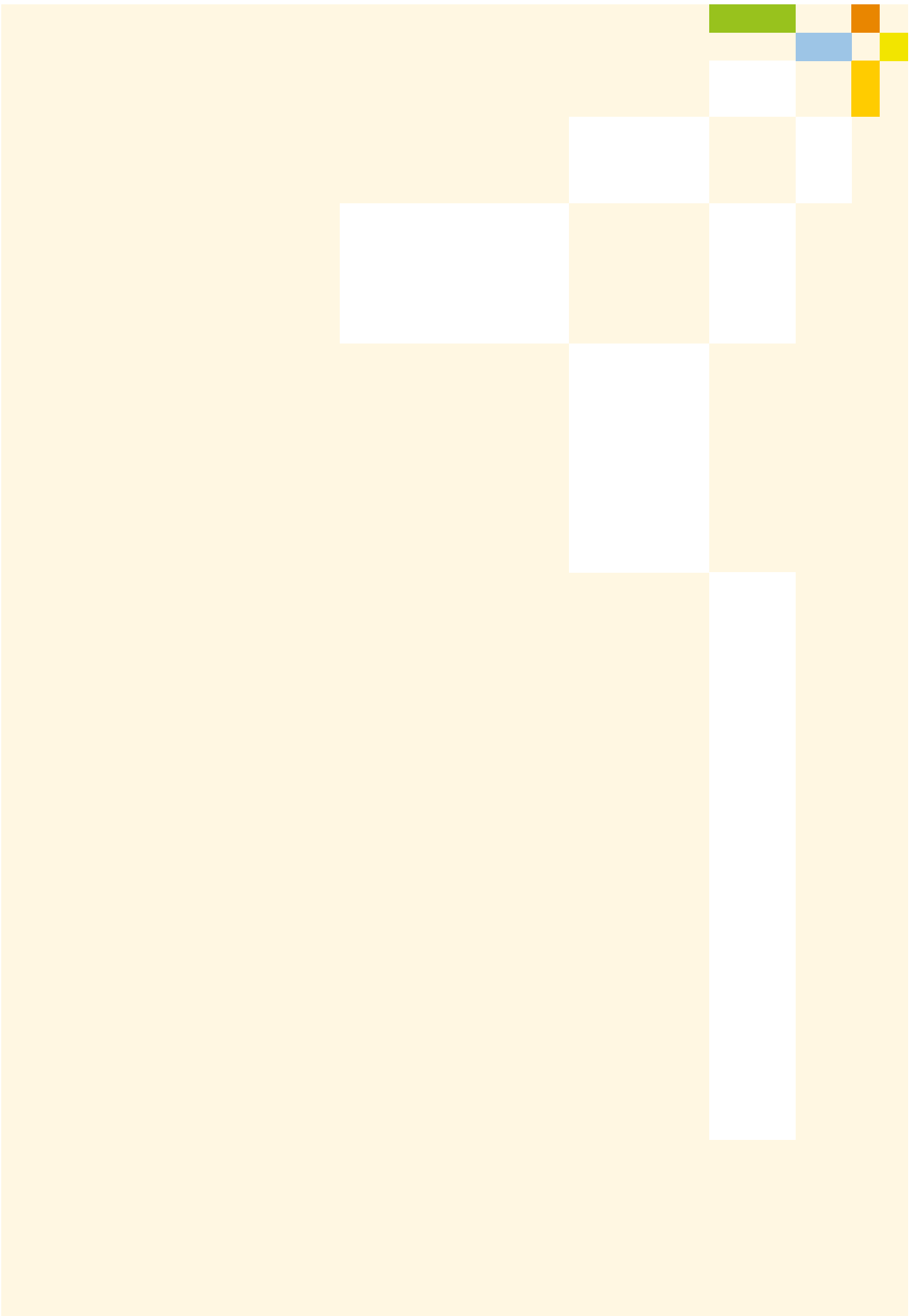
Die Deutsche Nationalbibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliografie;
detaillierte bibliografische Daten sind im Internet über <http://dnb.d-nb.de> abrufbar.

Dieses Werk ist urheberrechtlich geschützt. Die dadurch begründeten Rechte, insbesondere die der Übersetzung,
des Nachdrucks, der Entnahme von Abbildungen, der Wiedergabe auf fotomechanischem oder ähnlichem Wege
und der Speicherung in Datenverarbeitungsanlagen bleiben – auch bei nur auszugsweiser Verwendung – vorbehalten.

Copyright © acatech – Deutsche Akademie der Technikwissenschaften • 2023

Koordination: Dr.-Ing. Patrick Bollgrün, Dr. Paul Grünke
Redaktion: Alrun Straudi
Layout-Konzeption: Groothuis, Hamburg
Titelfoto: © kynny/Shutterstock.com
Konvertierung und Satz: Heilmeyer und Sernau Gestaltung

Die Originalfassung der Publikation ist verfügbar auf www.acatech.de.





Die Chipkrise Anfang 2020 hat deutlich die Abhängigkeit der deutschen und europäischen Industrie von den Lieferketten mikroelektronischer Bauelemente gezeigt. Obgleich Fachleute die Bedeutung der Mikroelektronik für die Innovationskraft Europas immer wieder betonten, kam es zu einer Mangelsituation, die wichtige Industriezweige bedrohte. Als Reaktion darauf wurde der European Chips Act beschlossen und die Ansiedlung von Chipfertigungen in Europa forciert.

Neben der Fertigung muss die Fähigkeit für innovative Chipentwicklung – durch entsprechende Fachkräfte – als zentrales Element der technologischen Souveränität Europas gestärkt werden. Die offene Befehlssatzarchitektur RISC-V ist in diesem Kontext eine vielversprechende Komponente, da viele Randbedingungen proprietärer Befehlssätze wegfallen.

Da RISC-V durch eine sehr variable Architektur gekennzeichnet ist, ist eine Vielzahl verschiedener Anwendungsfälle denkbar. In diesem acatech IMPULS werden die Chancen und Risiken unterschiedlicher Szenarien diskutiert und Gestaltungsoptionen für Entscheidungsverantwortliche aus Wirtschaft und Politik abgeleitet.